

DERWENT-ACC-NO: 2004-113717

DERWENT-WEEK: 200412

COPYRIGHT 2005 DERWENT INFORMATION LTD

TITLE: Huge magnetoresistance-effect element for use in
e.g. hard disk drive unit, has upper free magnetic layer
whose dimension along track width direction is greater than
lower free magnetic layer dimension along same
direction

PATENT-ASSIGNEE: ALPS ELECTRIC CO LTD[ALPS]

PRIORITY-DATA: 2002JP-0164518 (June 5, 2002)

PATENT-FAMILY:

PUB-NO	PUB-DATE	LANGUAGE	PAGES
MAIN-IPC			
JP 2004014705 A	January 15, 2004	N/A	023
H01L 043/08			

APPLICATION-DATA:

PUB-NO	APPL-DESCRIPTOR	APPL-NO	APPL-DATE
JP2004014705A	N/A	2002JP-0164518	June 5, 2002

INT-CL (IPC): G01R033/09, G11B005/39 , H01F010/32 , H01L043/08 ,
H01L043/12

ABSTRACTED-PUB-NO: JP2004014705A

BASIC-ABSTRACT:

NOVELTY - The magnetoresistance-effect element (1) has non-magnetic layer (13) with film thickness producing Rudermann-Kittel-Kasuya-Yosida (RKKY) antiparallel coupling between lower and upper free magnetic layers (11,12), is sandwiched between the free magnetic layers. The dimension (T2) of upper layer along track width direction is greater than dimension (T1) of lower layer along same direction.

DETAILED DESCRIPTION - An INDEPENDENT CLAIM is included for huge magnetoresistance-effect element manufacturing method.

USE - Huge magnetoresistance-effect element for use in hard disk drive

unit,
magnetic sensor.

ADVANTAGE - Since the dimension of the upper free magnetic layer is greater than dimension of lower free magnetic layer along same track width direction, the upper free magnetic layer does not receive strong magnetic field from bias layer, thereby reducing the disorder of magnetization in the edge range of free magnetic layers. Also the influence of demagnetizing field decreases, as the magnetostatic coupling is produced between the ends of track width direction of upper free magnetic layer and bias layer.

DESCRIPTION OF DRAWING(S) - The figure shows a sectional view of a huge-magnetoresistance-effect element. (Drawing includes non-English language text).

huge magnetoresistance-effect element 1

lower free magnetic layer 11

upper free magnetic layer 12

non-magnetic layer 13

track width direction dimensions T1,T2

CHOSEN-DRAWING: Dwg.1/15

TITLE-TERMS: MAGNETORESISTIVE EFFECT ELEMENT HARD DISC DRIVE UNIT UPPER
FREE

MAGNETIC LAYER DIMENSION TRACK WIDTH DIRECTION GREATER LOWER
FREE

MAGNETIC LAYER DIMENSION DIRECTION

DERWENT-CLASS: L03 S01 T03 U12 V02

CPI-CODES: L03-B05;

EPI-CODES: S01-E01B1; T03-A03C3; T03-A03E; T03-A08A1C; T03-N01; U12-B01B;
V02-B03;

SECONDARY-ACC-NO:

CPI Secondary Accession Numbers: C2004-046769

Non-CPI Secondary Accession Numbers: N2004-090577

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-14705

(P2004-14705A)

(43) 公開日 平成16年1月15日(2004.1.15)

(51) Int.Cl. ⁷	F 1	テーマコード (参考)
H 01 L 43/08	H 01 L 43/08	Z 2 G 01 7
G 01 R 33/09	G 11 B 5/39	5 D 03 4
G 11 B 5/39	H 01 F 10/32	5 E 04 9
H 01 F 10/32	H 01 L 43/12	
H 01 L 43/12	G 01 R 33/06	R
		審査請求 未請求 請求項の数 43 O L (全 23 頁)

(21) 出願番号	特願2002-164518 (P2002-164518)	(71) 出願人	000010098
(22) 出願日	平成14年6月5日 (2002.6.5)		アルプス電気株式会社
			東京都大田区雪谷大塚町1番7号
		(74) 代理人	100083286
			弁理士 三浦 邦夫
		(72) 発明者	長谷川 直也
			東京都大田区雪谷大塚町1番7号 アルプス電気株式会社内
		Fターム(参考)	2G017 AA10 AD55
			5D034 BA03 BA05 BA12 CA04 CA08
			DA07
			5E049 AA04 AC05 BA16 DB12

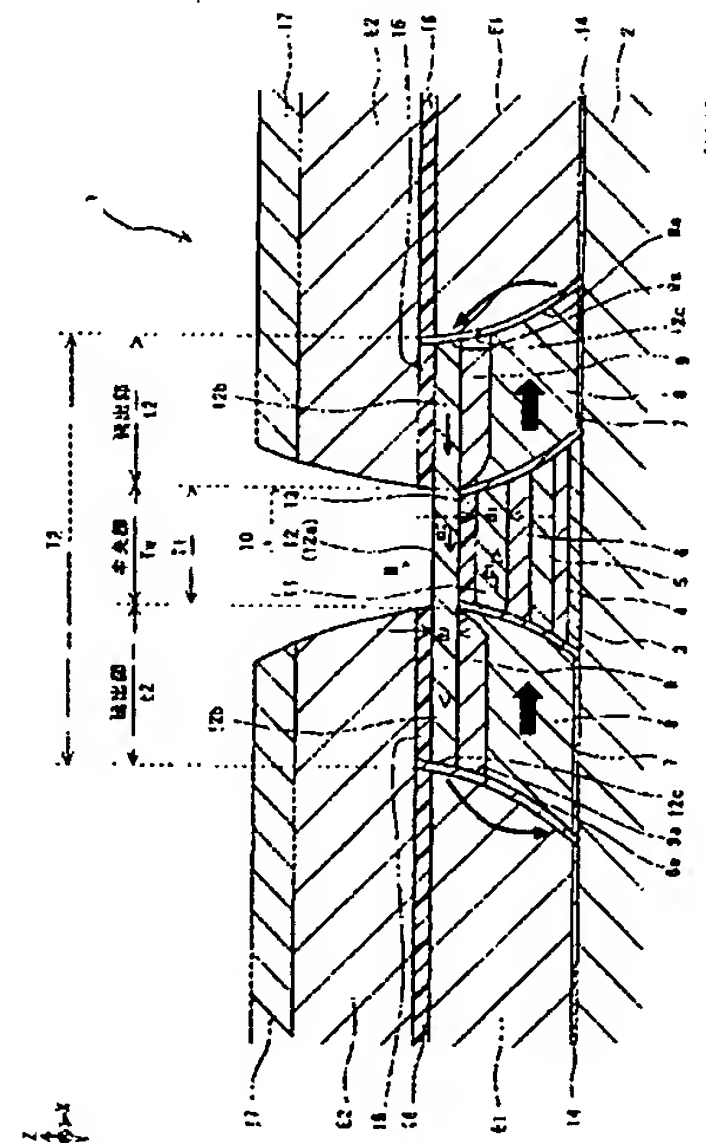
(54) 【発明の名称】 巨大磁気抵抗効果素子及びその製造方法

(57) 【要約】

【目的】 積層フェリ型フリー磁性層のエッジ領域における磁化の乱れを軽減できる巨大磁気抵抗効果素子及びその製造方法を得る。

【構成】 第1フリー磁性層11と；この第1フリー磁性層11上に形成された非磁性層13と；この非磁性層13上に第1フリー磁性層11よりも薄い膜厚で形成された第2フリー磁性層12と；を有するGMR素子1において、非磁性層13が第1フリー磁性層11と第2フリー磁性層12との間にRKKY的な反平行結合を生じさせる膜厚で形成されており、さらに、第2フリー磁性層12のトラック幅方向の寸法T2が、第1フリー磁性層11の同方向の寸法T1よりも長くなっている。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

第 1 フリー磁性層と；この第 1 フリー磁性層上に形成された非磁性層と；この非磁性層上に前記第 1 フリー磁性層よりも薄い膜厚で形成された第 2 フリー磁性層と；を有する巨大磁気抵抗効果素子において、

前記非磁性層が前記第 1 フリー磁性層と前記第 2 フリー磁性層との間に R K K Y 的な反平行結合を生じさせる膜厚で形成されており、

さらに、前記第 2 フリー磁性層のトラック幅方向の寸法が、前記第 1 フリー磁性層の同方向の寸法よりも長いことを特徴とする巨大磁気抵抗効果素子。

【請求項 2】

10

請求項 1 記載の巨大磁気抵抗効果素子において、さらに、前記第 1 フリー磁性層のトラック幅方向の両側端部に形成されたハードバイアス層と、このハードバイアス層上に形成され前記非磁性層の上面と略同一平面を構成する非磁性スペーサ層とを備え、

前記第 2 フリー磁性層は、前記非磁性層上に形成された中央感磁部と、この中央感磁部からトラック幅方向の両側に延出されて前記非磁性スペーサ層上に形成された延出部とを有する巨大磁気抵抗効果素子。

【請求項 3】

請求項 2 記載の巨大磁気抵抗効果素子において、前記第 2 フリー磁性層、前記非磁性スペーサ層及び前記ハードバイアス層のトラック幅方向の両側端面は、連続面をなしている巨大磁気抵抗効果素子。

20

【請求項 4】

請求項 3 記載の巨大磁気抵抗効果素子において、前記第 2 フリー磁性層のトラック幅方向の寸法は、 $0.4\ \mu\text{m}$ 以上 $100\ \mu\text{m}$ 以下である巨大磁気抵抗効果素子。

【請求項 5】

請求項 4 記載の巨大磁気抵抗効果素子において、前記第 2 フリー磁性層のトラック幅方向の寸法は、 $0.4\ \mu\text{m}$ 以上 $5\ \mu\text{m}$ 以下である巨大磁気抵抗効果素子。

【請求項 6】

請求項 3 ないし 5 のいずれか一項に記載の巨大磁気抵抗効果素子において、前記第 2 フリー磁性層、前記非磁性スペーサ層及び前記ハードバイアス層のトラック幅方向の両側端部に形成された第 1 電極リード層と、該第 1 電極リード層上及び前記第 2 フリー磁性層の延出部上に形成された第 2 電極リード層とを備えた巨大磁気抵抗効果素子。

30

【請求項 7】

請求項 6 記載の巨大磁気抵抗効果素子において、前記第 2 電極リード層と前記第 2 フリー磁性層の延出部との間に非磁性保護層を介在させた巨大磁気抵抗効果素子。

【請求項 8】

請求項 2 記載の巨大磁気抵抗効果素子において、前記第 2 フリー磁性層の延出部上に、電極リード層が形成されている巨大磁気抵抗効果素子。

【請求項 9】

請求項 2 ないし 8 のいずれか一項に記載の巨大磁気抵抗効果素子において、前記非磁性スペーサ層は $20\ \text{\AA}$ 以上 $100\ \text{\AA}$ 以下の膜厚で形成されている巨大磁気抵抗効果素子。

40

【請求項 10】

請求項 2 ないし 9 のいずれか一項に記載の巨大磁気抵抗効果素子において、前記非磁性スペーサ層は導電性を有している巨大磁気抵抗効果素子。

【請求項 11】

請求項 2 記載の巨大磁気抵抗効果素子において、さらに、前記第 1 フリー磁性層及び前記非磁性層のトラック幅方向の両側端部に積層形成されたハードバイアス層と電極リード層とを備え、

前記第 2 フリー磁性層は、前記非磁性層上に形成された中央感磁部と、この中央感磁部からトラック幅方向の両側に延出されて前記電極リード層上に形成された延出部とを有する巨大磁気抵抗効果素子。

50

【請求項 1 2】

請求項 2 ないし 1 1 のいずれか一項に記載の巨大磁気抵抗効果素子において、前記非磁性層は、Ru、Rh、Pd、Ir、Os、Re、Cr、Cu、Pt、Au のうちいずれか 1 種または 2 種以上で形成される巨大磁気抵抗効果素子。

【請求項 1 3】

請求項 1 2 記載の巨大磁気抵抗効果素子において、前記非磁性層が Ru によって形成され、その膜厚が 6 Å 以上 1 5 Å 以下である巨大磁気抵抗効果素子。

【請求項 1 4】

請求項 1 1 記載の巨大磁気抵抗効果素子において、前記非磁性層が Cu によって形成され、その膜厚が 7 Å 以上 1 2 Å 以下である巨大磁気抵抗効果素子。

10

【請求項 1 5】

請求項 1 ないし 1 4 のいずれか一項に記載の巨大磁気抵抗効果素子において、前記第 1 フリー磁性層及び前記第 2 フリー磁性層は、CoFe、NiFe 及び CoFeNi のいずれかで形成される巨大磁気抵抗効果素子。

【請求項 1 6】

(a) 基板上に、反強磁性層、固定磁性層、非磁性中間層、第 1 フリー磁性層及び非磁性層からなる積層体を形成する工程と、

(b) 前記積層体のトラック幅領域に第 1 レジスト層を形成する工程と、

(c) 前記第 1 レジスト層のトラック幅方向の両側から露出する前記積層体の少なくとも前記非磁性層、前記第 1 フリー磁性層及び前記非磁性中間層を除去し、この除去部分上にハードバイアス層及び非磁性スペーサ層を形成して、前記第 1 レジスト層を除去する工程と、

20

(d) 前記非磁性層及び前記非磁性スペーサ層上に、前記第 1 フリー磁性層よりも薄い膜厚で第 2 フリー磁性層を形成する工程と、

を有することを特徴とする巨大磁気抵抗効果素子の製造方法。

【請求項 1 7】

請求項 1 6 記載の巨大磁気抵抗効果素子の製造方法において、前記 (d) 工程後に、

(e) 前記第 2 フリー磁性層のトラック幅領域に、前記第 1 レジスト層よりもトラック幅方向の寸法が大きい第 2 レジスト層を形成する工程と、

(f) 前記第 2 レジスト層のトラック幅方向の両側から露出する第 2 フリー磁性層を除去し、前記第 2 レジスト層を除去する工程とを有する巨大磁気抵抗効果素子の製造方法。

30

【請求項 1 8】

請求項 1 7 記載の巨大磁気抵抗効果素子の製造方法において、前記 (f) 工程では、前記第 2 レジスト層のトラック幅方向の両側から露出する非磁性スペーサ層及びハードバイアス層の一部または全部をさらに除去し、該除去部分上に、前記第 2 フリー磁性層の上面と同一平面を構成する第 1 電極リード層を形成してから、前記第 2 レジスト層を除去する巨大磁気抵抗効果素子の製造方法。

【請求項 1 9】

請求項 1 8 記載の巨大磁気抵抗効果素子の製造方法において、前記 (d) 工程と前記 (e) 工程の間に、(g) 前記第 2 フリー磁性層上に非磁性保護層を形成する工程を有し、前記 (f) 工程後に、

40

(h) 前記第 2 フリー磁性層上及び前記第 1 電極リード層上に、第 2 電極リード層を形成する工程と、

(i) 前記第 2 電極リード層上であって前記第 2 フリー磁性層のトラック幅領域以外の範囲に、メタルマスク層を形成する工程と、

(j) 前記メタルマスク層をマスクとして前記非磁性保護層が露出するまでリアクティブイオンエッチング処理を行ない、前記トラック幅領域内の第 2 電極リード層を除去する工程と、

を有する巨大磁気抵抗効果素子の製造方法。

【請求項 2 0】

50

請求項 18 記載の巨大磁気抵抗効果素子の製造方法において、前記 (f) 工程後に、(k) 前記第 2 フリー磁性層及び第 1 電極リード層上であってトラック幅領域以外の範囲に、リフトオフ法により第 2 電極リード層を形成する工程を有する巨大磁気抵抗効果素子の製造方法。

【請求項 21】

請求項 16 ないし 20 のいずれか一項に記載の巨大磁気抵抗効果素子の製造方法において、前記非磁性スペーサ層上に形成された前記第 2 フリー磁性層のトラック幅方向の寸法が $0.4\ \mu\text{m}$ 以上 $100\ \mu\text{m}$ 以下で形成される巨大磁気抵抗効果素子の製造方法。

【請求項 22】

請求項 21 記載の巨大磁気抵抗効果素子の製造方法において、前記非磁性スペーサ層上に形成された前記第 2 フリー磁性層のトラック幅方向の寸法が $0.4\ \mu\text{m}$ 以上 $5\ \mu\text{m}$ 以下で形成される巨大磁気抵抗効果素子の製造方法。

10

【請求項 23】

請求項 16 記載の巨大磁気抵抗効果素子の製造方法において、前記 (f) 工程後に、(l) 前記第 2 フリー磁性層上であってトラック幅領域以外の範囲に、電極リード層を形成する工程を有する巨大磁気抵抗効果素子の製造方法。

【請求項 24】

請求項 16 ないし 23 のいずれか一項に記載の巨大磁気抵抗効果素子の製造方法において、前記非磁性スペーサ層が $20\ \text{\AA}$ 以上 $100\ \text{\AA}$ 以下の膜厚で形成される巨大磁気抵抗効果素子の製造方法。

20

【請求項 25】

請求項 16 ないし 24 のいずれか一項に記載の巨大磁気抵抗効果素子の製造方法において、前記非磁性スペーサ層が導電性を有する非磁性材料で形成される巨大磁気抵抗効果素子の製造方法。

【請求項 26】

請求項 16 ないし 25 のいずれか一項に記載の巨大磁気抵抗効果素子の製造方法において、前記 (a) 工程では、前記非磁性層が、前記第 1 フリー磁性層と前記第 2 フリー磁性層との間に R K K Y 的な反平行結合を生じさせる膜厚で形成される巨大磁気抵抗効果素子の製造方法。

【請求項 27】

30

請求項 16 ないし 25 のいずれか一項に記載の巨大磁気抵抗効果素子の製造方法において、前記 (c) 工程と前記 (d) 工程の間に、(m) 低エネルギーイオンミリングを行ない、前記非磁性層の膜厚を、前記第 1 フリー磁性層と前記第 2 フリー磁性層との間に R K K Y 的な反平行結合を生じさせる膜厚に調整する工程を有する巨大磁気抵抗効果素子の製造方法。

【請求項 28】

請求項 27 記載の巨大磁気抵抗効果素子の製造方法において、前記 (m) 工程では、低エネルギーイオンミリングによって、前記非磁性層と前記非磁性スペーサ層とを平坦化する巨大磁気抵抗効果素子の製造方法。

【請求項 29】

40

請求項 16 ないし 28 のいずれか一項に記載の巨大磁気抵抗効果素子の製造方法において、前記非磁性層が Ru、Rh、Pd、Ir、Os、Re、Cr、Cu、Pt、Au のうちいずれか 1 種または 2 種以上で形成される巨大磁気抵抗効果素子の製造方法。

【請求項 30】

請求項 16 ないし 29 のいずれか一項に記載の巨大磁気抵抗効果素子の製造方法において、前記非磁性層が Ru で形成され、その膜厚は $6\ \text{\AA}$ 以上 $15\ \text{\AA}$ 以下である巨大磁気抵抗効果素子の製造方法。

【請求項 31】

請求項 16 ないし 29 のいずれか一項に記載の巨大磁気抵抗効果素子の製造方法において、前記非磁性層が Cu で形成され、その膜厚は $7\ \text{\AA}$ 以上 $12\ \text{\AA}$ 以下である巨大磁気抵抗効

50

果素子の製造方法。

【請求項 3 2】

請求項 1 6 ないし 3 1 のいずれか一項に記載の巨大磁気抵抗効果素子の製造方法において、前記第 1 フリー磁性層及び第 2 フリー磁性層が CoFe 、 NiFe 、 CoFeNi のいずれかで形成される巨大磁気抵抗効果素子の製造方法。

【請求項 3 3】

請求項 1 6 ないし 3 2 のいずれか一項に記載の巨大磁気抵抗効果素子の製造方法において、前記 (d) 工程と前記 (e) 工程の間に、(n) 磁場中アニールを施し、前記反強磁性層と前記固定磁性層との間に交換結合磁界を発生させる工程を有する巨大磁気抵抗効果素子の製造方法。

10

【請求項 3 4】

請求項 1 6 ないし 3 2 のいずれか一項に記載の巨大磁気抵抗効果素子の製造方法において、前記 (c) 工程と前記 (d) 工程の間に、(n) 磁場中アニールを施し、前記反強磁性層と前記固定磁性層との間に交換結合磁界を発生させる工程を有する巨大磁気抵抗効果素子の製造方法。

【請求項 3 5】

(o) 基板上に、反強磁性層、固定磁性層、非磁性中間層、第 1 フリー磁性層及び非磁性層からなる積層体を形成する工程と、

(p) 前記積層体のトラック幅領域にレジスト層を形成する工程と、

(q) 前記レジスト層のトラック幅方向の両側から露出する前記積層体の少なくとも前記非磁性層及び前記第 1 フリー磁性層を除去し、該除去部分上に非磁性下地層、ハードバイ

20

アス層及び電極リード層を形成して、前記レジスト層を除去する工程と、

(r) 前記非磁性層及び前記電極リード層上に、前記第 1 フリー磁性層よりも薄い膜厚で第 2 フリー磁性層を形成する工程と、

を有することを特徴とする巨大磁気抵抗効果素子の製造方法。

【請求項 3 6】

請求項 3 5 記載の巨大磁気抵抗効果素子の製造方法において、前記 (o) 工程では、前記非磁性層が、前記第 1 フリー磁性層と前記第 2 フリー磁性層との間に R K K Y 的な反平行結合を生じさせる膜厚で形成される巨大磁気抵抗効果素子の製造方法。

【請求項 3 7】

30

請求項 3 5 記載の巨大磁気抵抗効果素子の製造方法において、前記 (q) 工程と前記 (r) 工程の間に、(s) 低イオンエネルギーエッチングを行ない、前記非磁性層の膜厚を、前記第 1 フリー磁性層と前記第 2 フリー磁性層との間に R K K Y 的な反平行結合を生じさせる膜厚に調整する工程を有する巨大磁気抵抗効果素子の製造方法。

【請求項 3 8】

請求項 3 5 ないし 3 7 のいずれか一項に記載の巨大磁気抵抗効果素子の製造方法において、前記 (q) 工程と前記 (r) 工程の間に、(t) 磁場中アニールを施し、前記反強磁性層と前記固定磁性層との間に交換結合磁界を発生させる工程を有する巨大磁気抵抗効果素子の製造方法。

【請求項 3 9】

40

請求項 3 5 ないし 3 7 のいずれか一項に記載の巨大磁気抵抗効果素子の製造方法において、前記 (r) 工程後に、(t) 磁場中アニールを施し、前記反強磁性層と前記固定磁性層との間に交換結合磁界を発生させる工程を有する巨大磁気抵抗効果素子の製造方法。

【請求項 4 0】

請求項 3 5 ないし 3 9 のいずれか一項に記載の巨大磁気抵抗効果素子の製造方法において、前記非磁性層が Ru 、 Rh 、 Pd 、 Ir 、 Os 、 Re 、 Cr 、 Cu 、 Pt 、 Au のうちいずれか 1 種または 2 種以上で形成される巨大磁気抵抗効果素子の製造方法。

【請求項 4 1】

請求項 3 5 ないし 4 0 のいずれか一項に記載の巨大磁気抵抗効果素子の製造方法において、前記非磁性層が Ru で形成され、その膜厚は 6 \AA 以上 15 \AA 以下である巨大磁気抵抗効

50

果素子の製造方法。

【請求項 4 2】

請求項 3 5 ないし 4 0 のいずれか一項に記載の巨大磁気抵抗効果素子の製造方法において、前記非磁性層が Cu で形成され、その膜厚は 7 Å 以上 12 Å 以下である巨大磁気抵抗効果素子の製造方法。

【請求項 4 3】

請求項 3 5 ないし 4 2 のいずれか一項に記載の巨大磁気抵抗効果素子の製造方法において、前記第 1 フリー磁性層及び第 2 フリー磁性層が CoFe、NiFe、CoFeNi のいずれかで形成される巨大磁気抵抗効果素子の製造方法。

【発明の詳細な説明】

10

【0001】

【発明の技術分野】

本発明は、ハードディスク装置や磁気センサ等に用いられる巨大磁気抵抗効果素子及びその製造方法に関する。

【0002】

【従来技術およびその問題点】

ハードディスク装置や磁気センサ等に用いられる巨大磁気抵抗効果 (GMR) 素子では、近年の高記録密度化に伴い、高出力感度化が進められている。従来では、フリー磁性層の膜厚を薄くすることで、フリー磁性層の単位面積あたりの磁気モーメント (Area moment) を小さくして該単位面積あたりの磁気モーメントの磁化回転を容易にし、出力感度を向上させている。しかし、フリー磁性層の膜厚を薄くすると、バルクハウゼンノイズや熱ゆらぎノイズ等が増大し、この結果、出力感度は上がっても SN 比が上がらないという欠点があった。

20

【0003】

そこで、最近では、フリー磁性層を積層フェリ (人工フェリ) 構造とすることが提案されている。図 1 4 に示される積層フェリ型フリー磁性層 1 0 0 は、第 1 フリー磁性層 1 1 0 と第 2 フリー磁性層 1 2 0 との間に非磁性層 1 3 0 が介在し、この非磁性層 1 3 0 を介して第 1 フリー磁性層 1 1 0 と第 2 フリー磁性層 1 2 0 とが強固に反平行結合されている。そして、これら第 1 フリー磁性層 1 1 0 の単位面積あたりの磁気モーメント m_1 と第 2 フリー磁性層 1 2 0 の単位面積あたりの磁気モーメント m_2 とのベクトル和が、フリー磁性層 1 0 0 の単位面積あたりの磁気モーメント M となる。これにより、フリー磁性層の膜厚を薄くしなくてもフリー磁性層の単位面積あたりの磁気モーメントを小さくでき、ノイズを抑えて出力感度及び SN 比を向上させることができる。なお、図 1 4 において、第 1 フリー磁性層 1 1 0 の膜厚は第 2 フリー磁性層 1 2 0 の膜厚よりも厚く設定されている。

30

【0004】

しかしながら、フリー磁性層を上記積層フェリ構造とすると、該フリー磁性層の単磁区化のために設けたハードバイアス層 (永久磁石膜) 8 0 によって、以下の問題点が生じてしまう。すなわち、フリー磁性層 1 0 0 のハードバイアス層 8 0 と隣接するエッジ領域 α では、ハードバイアス層 8 0 から受ける磁界がスピントロポ磁界よりも強く、第 1 フリー磁性層 1 1 0 と第 2 フリー磁性層 1 2 0 との間の反平行結合状態が崩れてしまう。すると、ハードバイアス層 8 0 から受ける磁界により、ハードバイアス層 8 0 の磁化方向と逆向きの磁化方向を有する第 2 フリー磁性層 1 2 0 のエッジ領域 α で磁気的な干渉が起こり、この第 2 フリー磁性層 1 2 0 に対して反平行状態を保持しようとする第 1 フリー磁性層 1 1 0 の磁化も乱れてしまう (図 1 5 参照)。このようなフリー磁性層 1 0 0 のエッジ領域 α における磁化の乱れは、バルクハウゼンノイズやサーボエラー等を引き起こす原因となっていた。

40

【0005】

一方、フリー磁性層をエキスチェンジバイアス方式でバイアスすると、上記エッジ領域における磁化の乱れを無くすることができると考えられているが、エキスチェンジバイアス方式は反面、製造工程が複雑になるという問題があり、さらにサイドリーディングを起こす

50

虞がある。このため、従来のハードバイアス方式を用いたままで上記問題点を解消できることが望ましい。

【0006】

【発明の目的】

本発明は、従来のフリー磁性層を積層フェリ構造とした際の問題意識に基づき、積層フェリ型フリー磁性層のエッジ領域における磁化の乱れを軽減できる巨大磁気抵抗効果素子及びその製造方法を得ることを目的とする。

【0007】

【発明の概要】

本発明は、ハードバイアス層と磁化方向が逆向きとなる第2フリー磁性層をハードバイアス層に直接対向させないことで、エッジ領域の磁化の乱れを軽減しようとするものである。すなわち、本発明の巨大磁気抵抗効果素子は、第1フリー磁性層と；この第1フリー磁性層上に形成された非磁性層と；この非磁性層上に前記第1フリー磁性層よりも薄い膜厚で形成された第2フリー磁性層と；を有する巨大磁気抵抗効果素子において、非磁性層が第1フリー磁性層と第2フリー磁性層との間にRKKY的な反平行結合を生じさせる膜厚で形成されており、さらに、第2フリー磁性層のトラック幅方向の寸法が、第1フリー磁性層の同方向の寸法よりも長いことを特徴としている。 10

【0008】

上記巨大磁気抵抗効果素子は、第1の態様では、第1フリー磁性層のトラック幅方向の両側端部に形成されたハードバイアス層と、このハードバイアス層上に形成され非磁性層の上面と略同一平面を構成する非磁性スペーサ層とを備えることができる。この場合に第2フリー磁性層は、非磁性層上に形成された中央感磁部と、この中央感磁部からトラック幅方向の両側に延出されて非磁性スペーサ層上に形成された延出部とを有することが好ましい。 20

【0009】

第2フリー磁性層、非磁性スペーサ層及びハードバイアス層のトラック幅方向の両側端面は、該両側端面位置において第2フリー磁性層とハードバイアス層との間に静磁結合が生じるように、連続面をなしていることが好ましい。この両側端部に生じる静磁結合は、第2フリー磁性層の延出部及びハードバイアス層のトラック幅方向の寸法が短くなるほど、第2フリー磁性層の延出部に強く作用する。よって第2フリー磁性層のトラック幅方向の寸法は、具体的には、 $0.4\mu\text{m}$ 以上 $100\mu\text{m}$ 以下、より好ましくは $0.4\mu\text{m}$ 以上 $5\mu\text{m}$ 以下にするのがよい。このとき、第2フリー磁性層の延出部のトラック幅方向の寸法は、 $0.15\mu\text{m}$ 以上 $50\mu\text{m}$ 以下、より好ましくは $0.15\mu\text{m}$ 以上 $2.5\mu\text{m}$ 以下とするのがよい。 30

【0010】

この第1の態様では、さらに、第2フリー磁性層、非磁性スペーサ層及びハードバイアス層のトラック幅方向の両側端部に形成された第1電極リード層と、該第1電極リード層上及び第2フリー磁性層の延出部上に形成された第2電極リード層とを備えることができる。第2電極リード層は主電極層、第1電極リード層は第2電極リード層の補助電極層としてそれぞれ機能する。このように第1及び第2電極リード層を設ければ、第2フリー磁性層の延出部を非磁性スペーサ層及び第1電極リード層と第2電極リード層との間に配置でき、これによりサイドリーディングを防止することができる。 40

【0011】

第2電極リード層は、RIE (Reactive Ion Etching) またはリフトオフ法を用いて形成することができる。RIEを用いて形成する場合は、第2フリー磁性層の延出部と第2電極リード層との間に、RIE用ストッパとして機能する非磁性保護層を介在させることが好ましい。非磁性保護層を介在させることで、RIE終了タイミングを容易に制御することができる。

【0012】

上記巨大磁気抵抗効果素子は、第2の態様では、上述した第1電極リード層を設けず、第 50

2フリー磁性層の延出部上に形成された電極リード層（第2電極リード層）のみを備えることができる。

【0013】

上記巨大磁気抵抗効果素子は、第3の態様では、第1フリー磁性層及び非磁性層のトラック幅方向の両側端部に積層形成されたハードバイアス層と電極リード層とを備えることができる。この場合に第2フリー磁性層は、非磁性層上に形成された中央感磁部と、この中央感磁部からトラック幅方向の両側に延出されて電極リード層上に形成された延出部とを有することが好ましい。

【0014】

本発明による巨大磁気抵抗効果素子の製造方法は、（a）基板上に、反強磁性層、固定磁性層、非磁性中間層、第1フリー磁性層及び非磁性層からなる積層体を形成する工程と、（b）積層体のトラック幅領域に第1レジスト層を形成する工程と、（c）第1レジスト層のトラック幅方向の両側から露出する積層体の少なくとも非磁性層、第1フリー磁性層及び非磁性中間層を除去し、この除去部分上にハードバイアス層及び非磁性スペーサ層を形成して、第1レジスト層を除去する工程と、（d）非磁性層及び非磁性スペーサ層上に、第1フリー磁性層よりも薄い膜厚で第2フリー磁性層を形成する工程とを有していることを特徴としている。なお、薄膜磁気ヘッドに用いる巨大磁気抵抗効果素子を製造する場合は、下部ギャップ層が上記基板となる。すなわち、下部ギャップ層上に巨大磁気抵抗効果素子が形成される。

【0015】

（d）工程後には、（e）第2フリー磁性層のトラック幅領域に、第1レジスト層よりもトラック幅方向の寸法が大きい第2レジスト層を形成する工程と、（f）第2レジスト層のトラック幅方向の両側から露出する第2フリー磁性層を除去し、第2レジスト層を除去する工程を設けてもよい。

【0016】

上記（f）工程では、第2レジスト層を除去する前に、第1電極リード層を形成することが好ましい。すなわち、第2レジスト層のトラック幅方向の両側から露出する非磁性スペーサ層及びハードバイアス層の一部または全部をさらに除去し、該除去部分上に、第2フリー磁性層の上面と同一平面を構成する第1電極リード層を形成してから、第2レジスト層を除去する。

【0017】

第2フリー磁性層上には、リアクティブイオンエッチング法またはリフトオフ法を用いて、第2電極リード層を形成することができる。リアクティブイオンエッチング法を用いる場合は、上記（d）工程と（e）工程の間に（g）第2フリー磁性層上に非磁性保護層を形成する工程を有し、また上記（f）工程後に、（h）第2フリー磁性層上及び第1電極リード層上に、第2電極リード層を形成する工程と、（i）第2電極リード層上であって第2フリー磁性層のトラック幅領域以外の範囲に、メタルマスク層を形成する工程と、（j）メタルマスク層をマスクとして非磁性保護層が露出するまでリアクティブイオンエッチング処理を行ない、トラック幅領域内の第2電極リード層を除去する工程とを有することが好ましい。一方、リフトオフ法を用いる場合は、上記（f）工程後に、（k）第2フリー磁性層及び第1電極リード層上であってトラック幅領域以外の範囲に、リフトオフ法により第2電極リード層を形成する工程を有することが好ましい。

【0018】

非磁性スペーサ層上に形成された第2フリー磁性層のトラック幅方向の寸法は、 $0.4\mu\text{m}$ 以上 $100\mu\text{m}$ 以下、より好ましくは $0.4\mu\text{m}$ 以上 $5\mu\text{m}$ 以下とすることが好ましい。この範囲内であれば、第2フリー磁性層及びハードバイアス層の両端部間に生じた静磁結合により、該両端部における反磁界の影響を軽減でき、第2フリー磁性層の延出部の磁化方向を安定させることができる。

【0019】

上記巨大磁気抵抗効果素子の電極リード層を形成する工程としては、上記（g）～（j）

工程または上記 (k) 工程を有する替わりに、上記 (f) 工程後に、(l) 前記第 2 フリー磁性層上であってトラック幅領域以外の範囲に、電極リード層を形成する工程を有してもよい。この (l) 工程によれば、ハードバイアス層及び非磁性スペーサ層の両側端部には電極リード層が形成されず、第 2 フリー磁性層上にのみ電極リード層が形成される。

【0020】

非磁性スペーサ層は、20 Å 以上 100 Å 以下の膜厚で形成されることが好ましい。非磁性スペーサ層が 20 Å 以上の膜厚で形成されれば、第 2 フリー磁性層とハードバイアス層とを直接接しさせることがなく、第 2 フリー磁性層がハードバイアス層から強い磁界を受けずに済む。また、非磁性スペーサ層が 100 Å 以下の膜厚で形成されれば、第 2 フリー磁性層とハードバイアス層の両側端部間に静磁結合を生じさせることができる。

10

【0021】

非磁性スペーサ層は、導電性を有する非磁性材料により形成されることが好ましい。この導電性を有する非磁性材料には例えば Ru や Cu、Ta 等を用いることができる。また、非磁性層と同一の非磁性材料によって形成してもよい。

【0022】

非磁性層は、上記 (a) 工程において、第 1 フリー磁性層と第 2 フリー磁性層との間に RKKY 的な反平行結合を生じさせる膜厚で形成されることが好ましい。若しくは、上記 (c) 工程と (d) 工程の間に (m) 低エネルギーイオンミリングを行ない、非磁性層の膜厚を、第 1 フリー磁性層と第 2 フリー磁性層との間に RKKY 的な反平行結合を生じさせる膜厚に調整する工程を有することが好ましい。

20

【0023】

上記 (m) 工程では、低エネルギーイオンミリングによって、非磁性層の膜厚を調整するだけでなく、非磁性層と非磁性スペーサ層とを平坦化することが好ましい。非磁性層と非磁性スペーサ層が平坦化されていると、該非磁性層及び非磁性スペーサ層上に第 2 フリー磁性層を均一に形成することができる。

【0024】

非磁性層は、第 1 フリー磁性層と第 2 フリー磁性層との間に効果的に反平行結合が生じるように、Ru、Rh、Pd、Ir、Os、Re、Cr、Cu、Pt、Au のうちいずれか 1 種または 2 種以上で形成されることが好ましい。具体的に非磁性層は、Ru で形成することができ、その膜厚は 6 Å 以上 15 Å 以下であることが好ましい。また非磁性層は、Cu で形成することができ、その膜厚は 7 Å 以上 12 Å 以下であることが好ましい。

30

【0025】

第 1 フリー磁性層及び第 2 フリー磁性層は、CoFe、NiFe、CoFeNi のいずれかで形成することができる。

【0026】

上記 (d) 工程と (e) 工程の間には、(n) 磁場中アニールを施し、反強磁性層と固定磁性層との間に交換結合磁界を発生させる工程を有することが好ましい。この磁場中アニールによれば、固定磁性層の磁化方向を固定できるだけでなく、第 1 フリー磁性層と第 2 フリー磁性層との間に生じる反平行結合をより安定化させることができる。なお、この磁場中アニール工程は、上記 (c) 工程と (d) 工程の間に行なってもよい。

40

【0027】

本発明の巨大磁気抵抗効果素子の製造方法は、別の態様では、(o) 基板の上に、反強磁性層、固定磁性層、非磁性中間層、第 1 フリー磁性層及び非磁性層からなる積層体を形成する工程と、(p) 積層体のトラック幅領域にレジスト層を形成する工程と、(q) レジスト層のトラック幅方向の両側から露出する積層体の少なくとも非磁性層及び第 1 フリー磁性層を除去し、該除去部分上に非磁性下地層、ハードバイアス層及び電極リード層を形成して、レジスト層を除去する工程と、(r) 非磁性層及び電極リード層上に、第 1 フリー磁性層よりも薄い膜厚で第 2 フリー磁性層を形成する工程とを有することを特徴としている。

【0028】

50

【発明の実施の形態】

以下、図面に基づいて本発明を説明する。各図において、X方向はトラック幅方向、Y方向は記録媒体からの漏れ磁界方向、Z方向は記録媒体の移動方向及び巨大磁気抵抗効果素子を構成する各層の積層方向である。

【0029】

図1は、本発明の第1実施形態における巨大磁気抵抗効果（GMR）素子1の構造を、記録媒体との対向面側から見て示す模式断面図である。GMR素子1は、例えば、ハードディスク装置の薄膜磁気ヘッドに用いられ、GMR効果を利用して記録媒体からの漏れ磁界を検出する素子である。

【0030】

10

GMR素子1は、アルミナ（ Al_2O_3 ）等の絶縁材料からなる下部ギャップ層2上に形成されていて、下部ギャップ層2側から順に、シード層3、反強磁性層4、固定磁性層5、非磁性中間層6及びフリー磁性層10を有している。なお、図示されていないが、下部ギャップ層2の下には、アルチック基板側から順に、アルミナ等の絶縁層、Ta等からなる下地層、NiFe合金等からなるシードレイヤ層、NiFe系合金等の磁性材料からなる下部シールド層が形成されている。

【0031】

シード層3は、反強磁性層4及び該反強磁性層4より上の層の結晶成長を整えるための下地層であり、NiFe合金、Ni-Cr合金、NiFeCr合金またはCr等で形成される。このシード層3と下部ギャップ層2との間にはTa等からなる下地層が形成されてい

20

【0032】

反強磁性層4は、熱処理により固定磁性層5との間に大きな交換結合磁界を発生させ、固定磁性層5の磁化方向を図示Y方向に固定する機能を有する。この反強磁性層4は、PtMn合金またはX-Mn（ただしXは、Pd、Ir、Rh、Ru、Os、Ni、Feのいずれか1種または2種以上の元素である）合金で形成される。あるいは、Pt-Mn-X'（ただしX'は、Pd、Ir、Rh、Ru、Au、Ag、Os、Cr、Ni、Ar、Ne、Xe、Krのいずれか1または2種以上の元素である）合金で形成される。これらの合金は、成膜直後の状態では不規則系の面心立方構造（fcc）であるが、熱処理が施されるとCuAuI（CuAu1）型の規則型の面心正方構造（fct）に構造変態する。

30

【0033】

固定磁性層5は、例えばNiFe合金、Co、CoNiFe合金、CoFe合金、CoNi合金等の磁性材料によって形成される。この固定磁性層5は、フリー磁性層10と同様に、磁性層／非磁性層／磁性層の3層構造をなす積層フェリ構造であってもよい。この積層フェリ構造をとれば、非磁性層を介して生じる反平行結合と、反強磁性層4との間で生じる交換結合との相乗効果により、磁化方向をより安定に固定させることができる。

【0034】

非磁性中間層6は、固定磁性層5とフリー磁性層10との磁気的な結合を防止する層であると共に、センス電流が主に流れる層である。この非磁性中間層6は、例えばCu、Cr、Au、Ag等導電性を有する非磁性材料によって形成される。特にCuによって形成されることが好ましい。

40

【0035】

フリー磁性層10は、積層フェリ構造をなしている。すなわち、フリー磁性層10は、第1フリー磁性層11、第2フリー磁性層12及びこれらの間に介在する非磁性層13の3層からなる。本実施形態では、第1フリー磁性層11の単位面積あたりの磁気モーメント m_1 を第2フリー磁性層12の単位面積あたりの磁気モーメント m_2 よりも大きく設定してある。すなわち、第1フリー磁性層11及び第2フリー磁性層12を同一の磁性材料で形成し、第1フリー磁性層11の膜厚 d_1 を、第2フリー磁性層12の膜厚 d_2 よりも大きくしてある（ $d_1 > d_2$ ）。

【0036】

50

第2フリー磁性層12は、第1フリー磁性層11よりもトラック幅方向に長く形成されていて、非磁性層13を介して第1フリー磁性層11に反平行結合された中央部（中央感磁部）12aと、この中央部12aの両側端部からトラック幅方向に延出されて非磁性スペーサ層9上に位置する延出部12bとを有している。この第1フリー磁性層11及び第2フリー磁性層12の中央部12aは、記録媒体からの漏れ磁界を検知する感磁領域（実効トラック幅領域）であり、第1フリー磁性層11及び第2フリー磁性層12の中央部12aのトラック幅方向の寸法がトラック幅Twを規制している。

【0037】

上記第1フリー磁性層11と第2フリー磁性層12の中央部12aとの反平行状態が崩れるときの磁界（スピントロップ磁界）は、記録媒体からの漏れ磁界に対して十分大きく設定されている。これにより、第1フリー磁性層11及び第2フリー磁性層12の中央部12aの磁化は、記録媒体からの漏れ磁界に対して、反平行状態を保ったまま共に変化することができる。つまり、フリー磁性層10の単位面積あたりの磁気モーメントMは、第1フリー磁性層11の単位面積あたりの磁気モーメントm1と第2フリー磁性層12の中央部12aの単位面積あたりの磁気モーメントm2とのベクトル和となる。よって、フリー磁性層10の膜厚を薄くしなくてもフリー磁性層10の単位面積あたりの磁気モーメントMを小さくすることができ、この結果、バルクハウゼンノイズや熱ゆらぎノイズを増大させることなく、出力感度及びSN比を共に高めることが可能である。

【0038】

第1及び第2フリー磁性層11、12は、例えばCoFe合金、NiFe合金またはCoFeNi合金等から形成される。一方、非磁性層13は、Ru、Rh、Pd、Ir、Os、Re、Cr、Cu、Pt、Auのうちいずれか1種または2種以上で形成することができる。特にRuまたはCuで形成されることが好ましい。この非磁性層13は、第1フリー磁性層11と第2フリー磁性層12の中央部12aとの間に生じるRKKY的な結合エネルギーが反平行の第1ピーク値をとる膜厚で形成されることが好ましい。例えば、非磁性層13をRuによって形成する場合は膜厚を6Å以上15Å以下の範囲とし、Cuによって形成する場合は膜厚を7Å以上12Å以下の範囲とする。

【0039】

上記シード層3、反強磁性層4、固定磁性層5、非磁性中間層6及び第1フリー磁性層11のトラック幅方向の両側端部には、非磁性下地層7、ハードバイアス層8及び非磁性スペーサ層9が順に積層形成されている。非磁性下地層7は、ハードバイアス層8の保磁力を高めるために設けたもので、例えばCr、W、Ti等の非磁性材料によって形成される。ハードバイアス層（永久磁石膜）8は、例えばCoPtにより形成され、第1フリー磁性層11の磁化方向をトラック幅方向（図1の右方向）に固定する。非磁性スペーサ層9は、ハードバイアス層8と第2フリー磁性層12とが直接接しないように、20Å以上100Å以下の膜厚で形成されることが好ましい。この非磁性スペーサ層9の上面と非磁性層13の上面とは、同一平面（平坦面）を構成している。非磁性スペーサ層9は、非磁性材料によって形成することができ、好ましくは導電性を有する非磁性材料によって形成されることがよい。なお、非磁性スペーサ層9と非磁性層13とは、同一の非磁性材料によって形成してもよい。

【0040】

非磁性下地層7、ハードバイアス層8、非磁性スペーサ層9及び第2フリー磁性層12（延出部12b）のトラック幅方向の両側端部には、非磁性下地層14及び第1電極リード層E1が形成されている。非磁性下地層14は、例えばTa、Cr、W、Ti等の非磁性材料によって形成される。第1電極リード層E1は、例えばAu、W、Cr、Ru、α-Ta、Cu等の導電材料により形成される。この第1電極リード層E1の上面と第2フリー磁性層12の上面とは同一平面（平坦化面）を構成する。

【0041】

第2フリー磁性層12の延出部12b上には第1保護層15が形成され、第1電極リード層E1上には第2保護層16が形成されている。第1及び第2保護層15、16は、例え

ばTaやCr等、RIE (Reactive Ion Etching) 時にストッパとして機能する非磁性材料によって形成されている。第1及び第2保護層15、16は、ほぼ同等の膜厚を有し、上述の非磁性下地層14を介して連続している。これら第1保護層15、非磁性下地層14及び第2保護層16によって平坦化された面上には、第2電極リード層E2及びメタルマスク層17が積層形成されている。

【0042】

第2電極リード層E2は、導電材料からなる主電極層であり、本実施形態ではスパッタ成膜された後、RIEによって中央部に穴部が形成されている。この第2電極リード層E2には、Auやα-Ta等の導電材料を用いることができる。メタルマスク層17は、第2電極リード層E2の保護層である。このメタルマスク層17は、例えばTaやCr等、RIE用マスクとして機能し、且つ、エッチングレートの遅い金属材料で形成されることが好ましい。この第2電極リード層E2は、リフトオフにより形成することも勿論可能である。リフトオフを用いる場合、メタルマスク層17は不要となる。また、RIEやイオンミリングで第2電極リード層E2の中央部に穴部を形成する場合は、メタルマスク層17に替えて、絶縁材料からなる絶縁マスク層を第2電極リード層E2上設けてもよい。

【0043】

図示されていないが、メタルマスク層17及び第2フリー磁性層12の中央部12a上には、例えばアルミナからなる上部ギャップ層を介して、上部シールド層が形成されている。

【0044】

以上の本GMR素子1は、ハードバイアス層8と第2フリー磁性層12とが直接対向しないように、第2フリー磁性層12のトラック幅方向の寸法T2を第1フリー磁性層11のトラック幅方向の寸法T1よりも長くしたことを特徴の一つとしている。このように第2フリー磁性層12がハードバイアス層8に対して直接対向していなければ、第2フリー磁性層12がハードバイアス層8から強い磁界を受けることがなく、該ハードバイアス磁界による磁化の乱れを軽減することができる。また第2フリー磁性層12のトラック幅方向の寸法が長ければ、反磁界が減少するから、第2フリー磁性層12の延出部12bで磁化の乱れが生じて、第2フリー磁性層12の中央部12aに及ぶ影響を少なくすることができる。よって、この第2フリー磁性層12の中央部12aに対して反平行結合された第1フリー磁性層11の磁化の乱れを抑えることができ、従来のようにバルクハウゼンノイズやサーボエラー等を引き起こす虞がない。

【0045】

さらに本GMR素子1では、第2フリー磁性層12（延出部12b）、非磁性スペーサ層9及びハードバイアス層8のトラック幅方向の両側端部12c、9a、8aを連続面で形成することで、第2フリー磁性層12及びハードバイアス層8の両側端部12c、8a間に静磁結合を生じさせることを別の特徴としている。この静磁結合により、第2フリー磁性層12の両側端部12cに生じる反磁界の影響を少なくすることができ、両側端部12cにおける磁化の乱れを防止することができる。これら両側端部8a、12c間に生じる静磁結合は、ハードバイアス層8及び第2フリー磁性層12の延出部12bのトラック幅方向の寸法t2が短くなるほど、第2フリー磁性層12の延出部12bの磁化に強く作用する。但し、あまり短くなり過ぎると、再生波形の歪みや不安定性の生じる確率が高くなる。したがって、ハードバイアス層8及び第2フリー磁性層12の延出部12bのトラック幅方向の寸法t2は、具体的には0.15μm以上50μm以下、より好ましくは0.15μm以上2.5μm以下とするのがよい。また第2フリー磁性層12全体としては、そのトラック幅方向の寸法T2が0.4μm以上100μm以下、より好ましくは0.4μm以上5μm以下であるとよい。

【0046】

以下では、図2～図9を参照し、図1に示すGMR素子1の製造方法について説明する。先ず、図2に示すように、アルミナからなる下部ギャップ層2上にシード層3、反強磁性層4、固定磁性層5、非磁性中間層6、第1フリー磁性層11及び非磁性層13を連続成

膜する。成膜にはスパッタや蒸着法を用いる。

【0047】

シード層3は、NiFe合金、Ni-Cr合金、NiFeCr合金またはCr等から形成する。反強磁性層4は、PtMn合金またはX-Mn（ただしXは、Pd、Ir、Rh、Ru、Os、Ni、Feのいずれか1種または2種以上の元素である）合金で形成する。あるいは、Pt-Mn-X'（ただしX'は、Pd、Ir、Rh、Ru、Au、Ag、Os、Cr、Ni、Ar、Ne、Xe、Krのいずれか1または2種以上の元素である）合金で形成する。これらの合金材料で反強磁性層4を形成すれば、後工程の磁場中アニール処理において、大きな交換結合磁界を発生させることができる。

【0048】

固定磁性層5は、例えばNiFe合金、Co、CoNiFe合金、CoFe合金またはCoNi合金等の磁性材料によって形成する。この固定磁性層5は積層フェリ構造で形成してもよい。非磁性中間層6は、例えばCu、Cr、Au及びAg等の導電性を有する非磁性材料によって形成することができる。特にCuによって形成されることが好ましい。

【0049】

第1フリー磁性層11は、CoFe合金、NiFe合金またはCoFeNi合金等の磁性材料を用いて、例えば膜厚 $d_1 = 24 \text{ \AA}$ で形成する。非磁性層13は、Ru、Rh、Pd、Ir、Os、Re、Cr、Cu、Pt、Auのうちいずれか1種または2種以上で形成することができる。特にRuまたはCuで形成されることが好ましい。この非磁性層13は、図2の工程では、図1に示す完成状態よりも厚く形成しておく。

【0050】

次に、非磁性層13上にフォトレジスト液を塗布し、露光現像することによってトラック幅領域（第1フリー磁性層11のトラック幅領域）をパターンニングして、このトラック幅領域に対応する位置に図3に示す第1レジスト層R1を形成する。この第1レジスト層R1はリフトオフ用のレジスト層である。

【0051】

第1レジスト層R1を形成したら、イオンミリングを行なう。このイオンミリング工程では、第1レジスト層R1のトラック幅方向の両側から露出する非磁性層13、第1フリー磁性層11、非磁性中間層6、固定磁性層5、反強磁性層4及びシード層3を除去する。これにより、図3に点線で示される各層のトラック幅領域外の部分が取り除かれ、第1レジスト層R1のトラック幅方向の両側からは下部ギャップ層2が露出する。このとき、シード層3から非磁性層13までの各層のトラック幅方向の両側端部は、上層から下層に向かうにしたがって徐々にトラック幅方向の寸法が広がる連続面（傾斜面または湾曲面）を構成する。なお、図3に示す矢印H方向はイオンミリング方向である。

【0052】

続いて、露出した下部ギャップ層2上に、図4に示すように、非磁性下地層7、ハードバイアス層8及び非磁性スペーサ層9を連続成膜する。成膜にはイオンビームスパッタ法を用いる。

【0053】

非磁性下地層7は、下部ギャップ層2上のみでなく、シード層3から非磁性層13までの各層のトラック幅方向の側端部が形成する連続面上にも該連続面に沿って形成する。この非磁性下地層7は、ハードバイアス層8の保磁力を高められるように、Cr、WまたはTi等の非磁性材料によって形成することが好ましい。ハードバイアス層8は、例えばCoPtによって形成する。このハードバイアス層8の着磁は、図1に示すGMR素子1（またはGMR素子1が搭載される薄膜磁気ヘッド）の完成状態で行なわれる。非磁性スペーサ層9は、非磁性材料によって形成することができ、例えばCuやRu等の導電性を有する非磁性材料によって形成されることが好ましい。なお、同一の非磁性材料によって、非磁性層13と非磁性スペーサ層9を形成してもよい。

【0054】

非磁性スペーサ層9は、 20 \AA 以上 100 \AA 以下の膜厚で形成されることが好ましい。非

10

20

30

40

50

磁性スペーサ層 9 の膜厚が 20 \AA 以上であれば、後工程で該非磁性スペーサ層 9 上に形成される第 2 フリー磁性層 12 (図 6) とハードバイアス層 8 との間隔を適切に確保でき、第 2 フリー磁性層 12 がハードバイアス層 8 から受ける磁界の影響を軽減することができる。また、非磁性スペーサ層 9 の膜厚が 100 \AA 以下であれば、ハードバイアス層 8 及び第 2 フリー磁性層 12 のトラック幅方向の両側端部 8a、12c (図 7) の間に静磁結合を生じさせることができる。

【0055】

非磁性スペーサ層 9 まで形成したら、リフトオフにより第 1 レジスト層 R1 を除去し、低エネルギーイオンミリングを行なう (図 5)。本実施形態の低エネルギーイオンミリングには、例えば $100 \sim 200 \text{ eV}$ 程度で加速した Ar イオンを用いる。また、Ar イオンビーム入射角は、膜面法線方向から傾けた方向とすることが好ましい。これにより、ビームダメージを少なくでき、且つ、後述の平坦化作用を若干ながら得ることができる。

【0056】

上記低エネルギーイオンミリング工程では、非磁性層 13 の膜厚を調整すると共に、この非磁性層 13 及び非磁性スペーサ層 9 の上面を平坦化させる作用も若干ながらある。非磁性層 13 は、図 1 の完成状態で非磁性層 13 の上下に位置する第 1 フリー磁性層 11 と第 2 フリー磁性層 12 との間に RKKY 的な反平行結合を強固に生じさせる膜厚まで、削る。例えば、非磁性層 13 が Ru で形成されている場合は 6 \AA 以上 15 \AA 以下の膜厚範囲に調整することが好ましく、Cu で形成されている場合は 7 \AA 以上 12 \AA 以下の膜厚範囲に調整することが好ましい。また、この低エネルギーイオンミリング工程では、非磁性層 13 及び非磁性スペーサ層 9 の表面がクリーニングされ、非磁性層 13 及び非磁性スペーサ層 9 上に付着した酸化物等が除去される。なお、図 5 に示す矢印 H 方向はイオンミリング方向であり、図 5 の点線で示される部分がこのイオンミリング工程で除去される部分である。

【0057】

続いて、図 6 に示すように、平坦化された非磁性層 13 及び非磁性スペーサ層 9 上に、第 1 フリー磁性層 11 と同一の磁性材料からなる第 2 フリー磁性層 12 と、Ta や Cr 等の非磁性材料からなる第 1 保護層 15 とを連続成膜する。成膜には、スパッタまたは蒸着法を用いる。このとき、第 2 フリー磁性層 12 は第 1 フリー磁性層 11 よりも薄い膜厚 d_2 、例えば 16 \AA で形成する。第 1 保護層 15 は、後工程で行なう RIE 時にストッパとして機能する層である。

【0058】

第 1 保護層 15 まで成膜したら、磁場中アニールを施す。このときの磁場方向は、トラック幅方向に直交する図示 Y 方向である。この磁場中アニールにより、反強磁性層 4 と固定磁性層 5 との間に交換結合磁界を生じさせることができ、固定磁性層 5 の磁化が Y 方向に強固に固定される。また、第 1 フリー磁性層 11 と第 2 フリー磁性層 12 の中央部 12a との間に作用する反平行結合を安定させることができる。なお、この磁場中アニールは、図 2 の工程で非磁性層 13 を形成した直後 (図 2 と図 3 の工程の間) に行なってもよい。

【0059】

続いて、第 1 保護層 15 上にフォトリソ液を塗布し、露光現像することによって第 2 フリー磁性層 12 のトラック幅領域をパターンニングし、このトラック幅領域に対応する位置に図 7 に示す第 2 レジスト層 R2 を形成する。第 2 レジスト層 R2 はリフトオフ用のレジスト層である。この第 2 レジスト層 R2 のトラック幅方向の寸法は、図 3 に示す第 1 レジスト層 R1 よりも長く設定されていて、これにより、第 2 フリー磁性層 12 のトラック幅方向の寸法を第 1 フリー磁性層 11 よりも長くすることができる。

【0060】

第 2 レジスト層 R2 を形成したら、イオンミリングを行なう (図 7)。このイオンミリング工程では、第 2 レジスト層 R2 のトラック幅方向の両側から露出する第 1 保護層 15、第 2 フリー磁性層 12、非磁性スペーサ層 9、ハードバイアス層 8 及び非磁性下地層 7 を除去する。これにより、第 2 フリー磁性層 12、非磁性スペーサ層 9 及びハードバイアス

層 8 のトラック幅方向の両側端部 1 2 c、9 a、8 a を連続面で形成し、第 2 フリー磁性層 1 2 及びハードバイアス層 8 の両側端部 1 2 c、8 a 間に静磁結合を生じさせる。このようにハードバイアス層 8 の両側端部 8 a と第 2 フリー磁性層 1 2 の両側端部 1 2 c との間に静磁結合が生じていると、第 2 フリー磁性層 1 2 の両側端部 1 2 c において反磁界の影響が少なくなり、該両側端部 1 2 c の磁化の乱れを防止することができる。

【0061】

また、上記イオンミリング工程により、第 2 フリー磁性層 1 2 のトラック幅方向の寸法 T 2 は、第 1 フリー磁性層 1 1 のトラック幅方向の寸法 T 1 よりも長く規定される。具体的には、延出部 1 2 b のトラック幅方向の寸法 t 2 が 0.15 μm 以上 50 μm 以下、より好ましくは 0.15 μm 以上 2.5 μm 以下となるように、第 2 フリー磁性層 1 2 のトラック幅方向の寸法 T 2 が 0.4 μm 以上 100 μm 以下、より好ましくは 0.4 μm 以上 5 μm 以下に規定される。このように第 2 フリー磁性層 1 2 をトラック幅方向に延出させて形成すれば、第 2 フリー磁性層 1 2 とハードバイアス層 8 とが直接接することがなく、且つ、ハードバイアス層 8 から強い磁界を受ける中央部両側位置で第 2 フリー磁性層 1 2 に加わる反磁界が従来よりも小さくなっているため、ハードバイアス層 8 からの強い磁界による磁化の乱れを防止することができる。また、第 2 フリー磁性層 1 2 の両側端部 1 2 c 付近で磁化の乱れが生じたとしても、中央部 1 2 a に及ぼす影響を軽減することができる。

【0062】

本実施形態では、第 1 フリー磁性層 1 1 のトラック幅方向の寸法 T 1 が GMR 素子のトラック幅 T w を規定しており、第 1 フリー磁性層 1 1、非磁性層 1 3 及び第 2 フリー磁性層 1 2 の中央部 1 2 a を設けた領域範囲が実効トラック幅領域となる。なお、本明細書中では特に規定しない限り、この実効トラック幅領域を「トラック幅領域」という。

【0063】

上記イオンミリングによって図 7 に点線で示される部分が取り除かれると、第 2 レジスト層 R 2 のトラック幅方向の両側からは下部ギャップ層 2 が露出する。また、非磁性下地層 7 から第 1 保護層 1 5 までの各層のトラック幅方向の両側端部が、上層から下層に向かうにしたがって徐々にトラック幅方向の寸法が広がる連続面（傾斜面または湾曲面）を構成する。なお、図 7 に示す矢印 H 方向はイオンミリング方向である。

【0064】

続いて、図 8 に示すように、第 2 レジスト層 R 2 のトラック幅方向の両側から露出した下部ギャップ層 2 上に、非磁性下地層 1 4、第 1 電極リード層 E 1 及び第 2 保護層 1 6 を連続成膜する。成膜にはイオンビームスパッタ法を用いることができる。非磁性下地層 1 4 は、下部ギャップ層 2 上のみでなく、非磁性下地層 7 から第 2 保護層 1 6 までの各層のトラック幅方向の両側端部により形成される連続面上にも該連続面に沿って形成する。この非磁性下地層 1 4 は、T a、C r、W 及び T i 等の非磁性材料によって形成することができる。

【0065】

第 1 電極リード層 E 1 は、後工程で形成される第 2 電極リード層の補助電極層であって、例えば A u、W、C r、R u、 α -T a、C u 等の導電材料により形成される。この第 1 電極リード層 E 1 は、第 2 フリー磁性層 1 2 のトラック幅方向の周囲を平坦化するため、その上面が第 2 フリー磁性層 1 2 の上面と同じ高さになる膜厚で形成される。第 2 保護層 1 6 は、上述した第 1 保護層 1 5 と同一の非磁性材料により、該第 1 保護層 1 5 とほぼ同等の膜厚で形成される。この第 2 保護層 1 6 と第 1 保護層 1 5 とは、非磁性下地層 1 4 を介して連続し、平坦面を形成している。なお、第 2 保護層 1 6 を設けずに、後工程にて、第 1 電極リード層 E 1 上に直接、第 2 電極リード層 E 2 を形成してもよい。

【0066】

第 2 保護層 1 6 まで形成したら、リフトオフにより第 2 レジスト層 R 2 を除去する。そして、図 9 に示すように、第 1 保護層 1 5 及び第 2 保護層 1 6 上に、第 2 電極リード層 E 2 を成膜する。成膜にはスパッタまたは蒸着法を用いる。本実施形態では、第 2 電極リード

層 E 2 を R I E によって形成するため、第 2 電極リード層 E 2 を形成する導電材料として A u や α - T a 等を用いる。なお、第 2 電極リード層 E 2 はリフトオフによっても形成可能である。リフトオフで形成する場合には、第 2 電極リード層 E 2 を形成する材料は A u 、 α - T a のほか C r 、 R o 、 W 、 R u 、 C u 等、導電材料であればよい。またリフトオフで形成する場合には、後述のメタルマスク層 1 7 は不要となる。

【 0 0 6 7 】

続いて、第 2 電極リード層 E 2 上であってトラック幅領域以外の範囲に、メタルマスク層 1 7 をリフトオフで形成する。メタルマスク層 1 7 は、R I E 用マスクとして機能する、エッチングレートの違い金属材料で形成されることが好ましい。例えば、T a や C r 等を用いることができる。

10

【 0 0 6 8 】

そして、メタルマスク層 1 7 をマスクとして R I E 処理を行ない、トラック幅領域内の第 2 電極リード層 E 2 を除去する。このとき、トラック幅領域内の第 1 保護層 1 5 がエッチングストップパとして機能するため、R I E 終了タイミングを適切に制御することができる。すなわち、第 1 保護層 1 5 が露出するまで R I E 処理を行なう。この R I E 処理を行なったら、トラック幅領域内の第 1 保護層 1 5 をイオンミリングによって除去してもよい。但し、第 1 保護層 1 5 は、第 2 フリー磁性層 1 2 の表面を酸化から保護する機能を有しているため、一部または全部が第 2 フリー磁性層 1 2 上に残るようにすることが好ましい。以上の工程により、図 1 の G M R 素子 1 が得られる。

【 0 0 6 9 】

20

図 1 0 は、本発明の第 2 実施形態における G M R 素子 2 0 の構造を、記録媒体との対向面側から見て示す部分断面図である。この第 2 実施形態は、第 1 電極リード層 E 1 を設けずに、該第 1 電極リード層 E 1 が形成されていた範囲までハードバイアス層 8、非磁性スペーサ層 9 及び第 2 フリー磁性層 1 2 をトラック幅方向にさらに延ばした点において、第 1 実施形態と異なる。すなわち、第 2 フリー磁性層 1 2 をトラック幅方向にさらに延ばすことで、第 2 フリー磁性層 1 2 の形状磁気異方性を安定させ、これにより第 2 磁性層 1 2 の磁化の乱れを軽減させる実施形態である。図 1 0 において、第 1 実施形態と実質的に同一の構成要素には図 1 と同一符号を付してある。

【 0 0 7 0 】

この第 2 実施形態における G M R 素子 2 0 は、図 2 ～図 9 に示す第 1 実施形態の形成工程から、図 7 及び図 8 の工程を省略することで形成可能である。すなわち、先ず、上述した第 1 実施形態と同様に図 2 ～図 6 の工程を行ない、下部ギャップ層 2 上にシード層 3 から第 1 保護層 1 5 までを形成する。そして、図 9 に示すように、第 1 保護層 1 5 上に第 2 電極リード層 E 2 及びメタルマスク層 1 7 を形成し、R I E 処理によってトラック領域内の第 2 電極リード層 E 2 を除去する。さらにイオンミリングにより、第 2 フリー磁性層 1 2 の中央部 1 2 a 上の第 1 保護層 1 5 を除去してもよい。但し、第 1 保護層 1 5 は、第 2 フリー磁性層 1 2 の表面を酸化から保護する機能を有しているため、一部または全部が第 2 フリー磁性層 1 2 上に残るようにすることが好ましい。以上により、図 1 0 に示す G M R 素子 2 0 が得られる。

30

【 0 0 7 1 】

40

この第 2 実施形態では、第 2 フリー磁性層 1 2 のトラック幅領域を形成するためのイオンミリング工程と、非磁性下地層 1 4 / 第 1 電極リード層 E 1 / 第 2 保護層 1 6 を連続成膜する工程が不要になるから、第 1 実施形態よりも製造工程が容易となる。

【 0 0 7 2 】

なお、本第 2 実施形態では、ハードバイアス層 8 及び第 2 フリー磁性層 1 2 のトラック幅方向の両側端部位置を揃えるか否かは問わない。これは、第 2 フリー磁性層 1 2 の延出部 1 2 b のトラック幅方向の寸法 t 2 が長く、上記両側端部で生じさせた静磁結合が第 2 フリー磁性層 1 2 の中央部 1 2 a まで及びにくいいためである。

【 0 0 7 3 】

図 1 1 は、本発明の第 3 実施形態における G M R 素子 3 0 の構造を、記録媒体との対向面

50

から見て示す部分断面図である。第3実施形態は、第2フリー磁性層12を電極層E上に延出させた点において、第1実施形態と異なる。図11では、第1実施形態と実質的に同一の構成要素には図1と同一符号を付してある。

【0074】

この第3実施形態におけるGMR素子30では、シード層3から非磁性層13のトラック幅方向の両側端部にハードバイアス層8が形成され、ハードバイアス層8上に電極リード層Eが形成されている。そして、第2フリー磁性層12は、非磁性層13上に形成された中央部12aと、この中央部12aからトラック幅方向に延出され、電極リード層E上に形成された延出部12bとから形成されている。このように第2フリー磁性層12の延出部12bを電極リード層E上に配置させた構造にしても、第2フリー磁性層12とハード

10

【0075】

このGMR素子30は、次のように製造する。

先ず、上述した第1実施形態と同様に図2及び図3の工程を行ない、下部ギャップ層2上にシード層3から非磁性層13までを形成する。次に、図12に示すように、第1レジスト層R1の両側から露出した下部ギャップ層2上に、非磁性下地層7、ハードバイアス層8及び電極リード層Eを連続成膜する。成膜にはスパッタや蒸着法を用いる。電極リード層Eは、例えばAu、Cu、W等の導電材料から形成することができる。電極リード層Eまで形成したら、リフトオフにより第1レジスト層R1を除去し、低エネルギーイオンミ

20

【0076】

この第3実施形態では、第2フリー磁性層12のトラック幅領域を形成するためのイオンミリング工程と、ハードバイアス層8上に非磁性スペーサ層9を形成する工程、及び、非磁性下地層14／第1電極リード層E1／第2保護層16を連続成膜する工程等が不要になるから、第1及び第2実施形態よりも製造工程が容易となる。

【0077】

図13及び図15は、マイクロマグネティックシミュレーション法を用いて、第1フリー磁性層及び第2フリー磁性層の磁化分布を計算した結果を示している。各シミュレーションは、以下の条件で行なったものである。

30

第1フリー磁性層の膜厚 $d_1 = 24$ (Å)

第2フリー磁性層の膜厚 $d_2 = 16$ (Å)

ハードバイアス層の膜厚 $t = 400$ (Å)

ハードバイアス層の残留磁化 $M_r \times$ 膜厚 $t = 37.7$ (T・nm)

【0078】

【実施例】

図13は、図1の第1フリー磁性層11及び第2フリー磁性層12の磁化分布を計算したシミュレーション結果を示している。上述したように第2フリー磁性層12のトラック幅方向の寸法T2は、第1フリー磁性層11の同方向の寸法T1よりも長くなっている。図13を見ると、第2フリー磁性層12の中央部12aと延出部12bの境界付近で磁化が多少傾いているが、第1フリー磁性層11の磁化には影響しておらず、第1フリー磁性層の磁化には乱れが生じていないことがわかる。また、第2フリー磁性層12の両側端部12cでも磁化が乱れておらず、反磁界の影響を受けていないことが分かる。

40

【0079】

【比較例】

図15は、図14に示す従来のGMR素子1'が備えた第1フリー磁性層110及び第2フリー磁性層120の磁化分布を計算したシミュレーション結果を示している。従来の積層フェリ型フリー磁性層100では、第1フリー磁性層110と第2フリー磁性層120のトラック幅方向の寸法が同等であり、これら第1フリー磁性層110及び第2フリー磁

50

性層 120 のトラック幅方向の両側に直接接してハードバイアス層 8 が設けられている。図 15 を見ると、ハードバイアス層 80 からの磁界により第 2 フリー磁性層 120 のエッジ領域 α の磁化が傾き、第 1 フリー磁性層 110 のエッジ領域 α の磁化を乱していることが分かる。このような磁化分布状態では、バルクハウゼンノイズが生じやすく、また、サーボエラーも起きやすい。

【0080】

以上の図 13 及び図 15 から明らかなように、本第 1 実施形態の GMR 素子 1 は、従来の GMR 素子 1' よりも第 1 フリー磁性層及び第 2 フリー磁性層の磁化の乱れが軽減されていることが分かる。これにより、サーボエラーは生じることがなく、GMR 素子の出力感度及び SN 比を向上させることができる。

10

【0081】

上記各実施形態の GMR 素子 1 (20、30) は、再生用薄膜磁気ヘッドのみでなく、この再生用薄膜磁気ヘッド上にさらに記録用のインダクティブヘッドを積層した録再用薄膜磁気ヘッドにも適用可能である。また各種の磁気センサとして用いることもできる。

【0082】

【発明の効果】

本発明によれば、第 2 フリー磁性層とハードバイアス層とが直接対向しないように、第 2 フリー磁性層のトラック幅方向の寸法を第 1 フリー磁性層の同方向の寸法よりも長くしたので、第 2 フリー磁性層がハードバイアス層から強い磁界を受けることがない。よって、ハードバイアス方式を用いたままでも、フリー磁性層のエッジ領域における磁化の乱れを軽減できるようになった。また本発明によれば、第 2 フリー磁性層及びハードバイアス層のトラック幅方向の両側端部間に静磁結合を生じさせているので、第 2 フリー磁性層の両側端部では反磁界の影響が少なくなり磁化が乱れなくなる。

20

【図面の簡単な説明】

【図 1】本発明の第 1 実施形態による巨大磁気抵抗効果素子 (GMR 素子) の構造を、記録媒体との対向面から見て示す部分断面図である。

【図 2】図 1 に示す GMR 素子の製造方法の一工程図である。

【図 3】図 2 に示す工程の次に行なわれる一工程図である。

【図 4】図 3 に示す工程の次に行なわれる一工程図である。

【図 5】図 4 に示す工程の次に行なわれる一工程図である。

30

【図 6】図 5 に示す工程の次に行なわれる一工程図である。

【図 7】図 6 に示す工程の次に行なわれる一工程図である。

【図 8】図 7 に示す工程の次に行なわれる一工程図である。

【図 9】図 8 に示す工程の次に行なわれる一工程図である。

【図 10】本発明の第 2 実施形態による GMR 素子の構造を、記録媒体との対向面から見て示す部分断面図である。

【図 11】本発明の第 3 実施形態による GMR 素子の構造を、記録媒体との対向面から見て示す部分断面図である。

【図 12】図 11 の GMR 素子の製造方法の一工程図である。

【図 13】マイクロマグネティックシミュレーション法を用いて、図 1 に示す GMR 素子のフリー磁性層の磁化分布を計算した結果を示す図である。

40

【図 14】従来の積層フェリ型フリー磁性層を備えた GMR 素子の構造を、記録媒体との対向面から見て示す部分断面図である。

【図 15】マイクロマグネティックシミュレーション法を用いて、図 14 に示す従来の GMR 素子のフリー磁性層の磁化分布を計算した結果を示す図である。

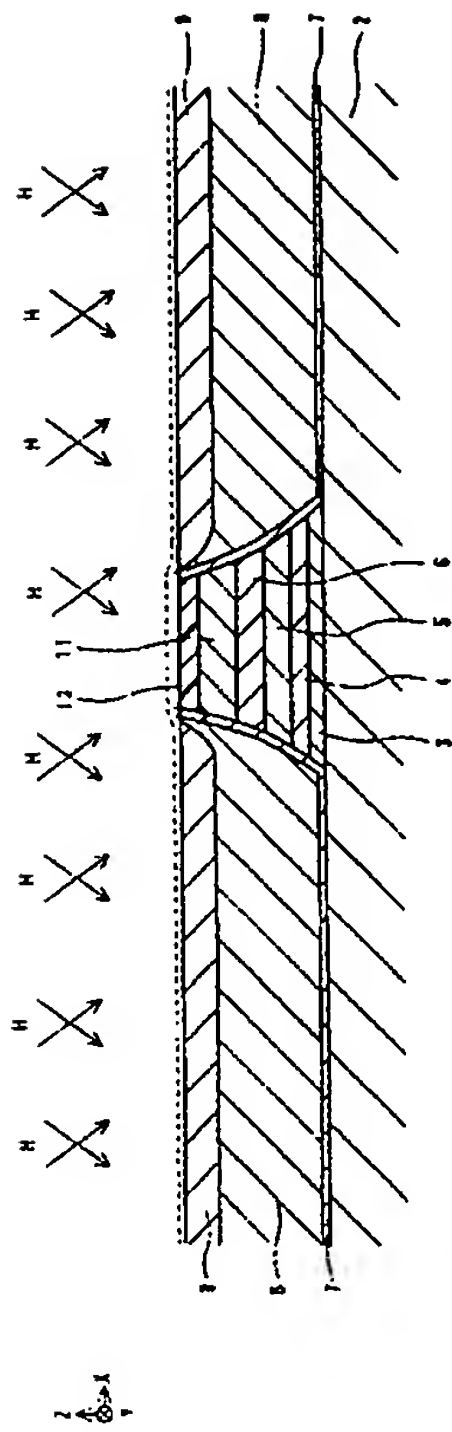
【符号の説明】

- 1 GMR 素子
- 2 下部ギャップ層
- 3 シード層
- 4 反強磁性層

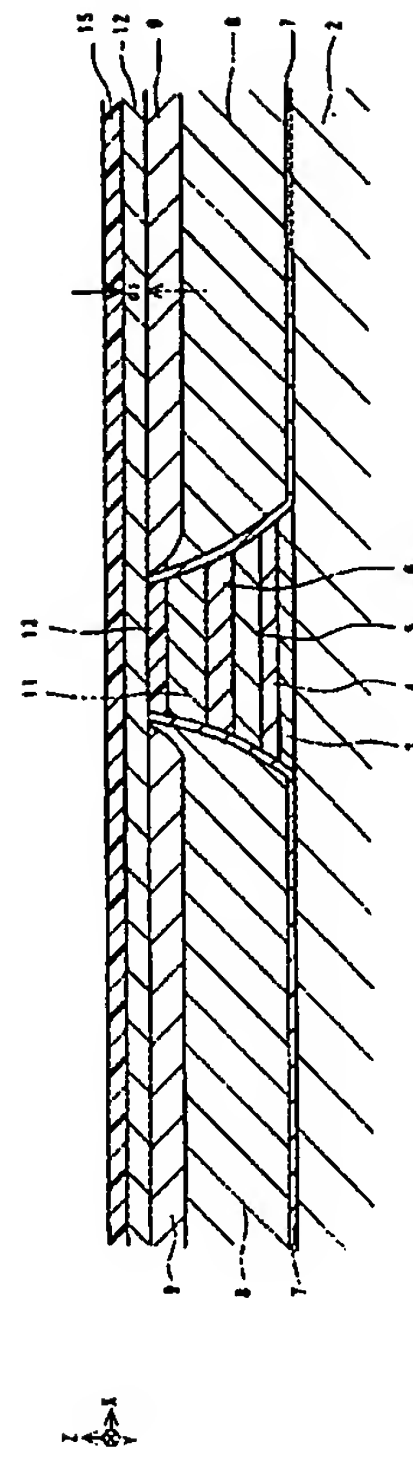
50

5	固定磁性層	
6	非磁性中間層	
7	非磁性下地層	
8	ハードバイアス層	
8 a	両側端部	
9	非磁性スペーサ層	
1 0	フリー磁性層	
1 1	第1フリー磁性層	
1 2	第2フリー磁性層	
1 2 a	中央部（中央感磁部）	10
1 2 b	延出部	
1 2 c	両側端部	
1 3	非磁性層	
1 4	非磁性下地層	
1 5	第1保護層（非磁性保護層）	
1 6	第2保護層	
1 7	メタルマスク層	
2 0	GMR素子	
3 0	GMR素子	
E	電極リード層	20
E 1	第1電極リード層	
E 2	第2電極リード層	
R 1	第1レジスト層	
R 2	第2レジスト層	
H	イオンミリング方向	
T w	トラック幅	
T 1	第1フリー磁性層のトラック幅方向の寸法	
T 2	第2フリー磁性層のトラック幅方向の寸法	
d 1	第1フリー磁性層の膜厚	
d 2	第2フリー磁性層の膜厚	30
m 1	第1フリー磁性層の単位面積あたりの磁気モーメント	
m 2	第2フリー磁性層の単位面積あたりの磁気モーメント	
M	フリー磁性層の単位面積あたりの磁気モーメント	
α	エッジ領域	

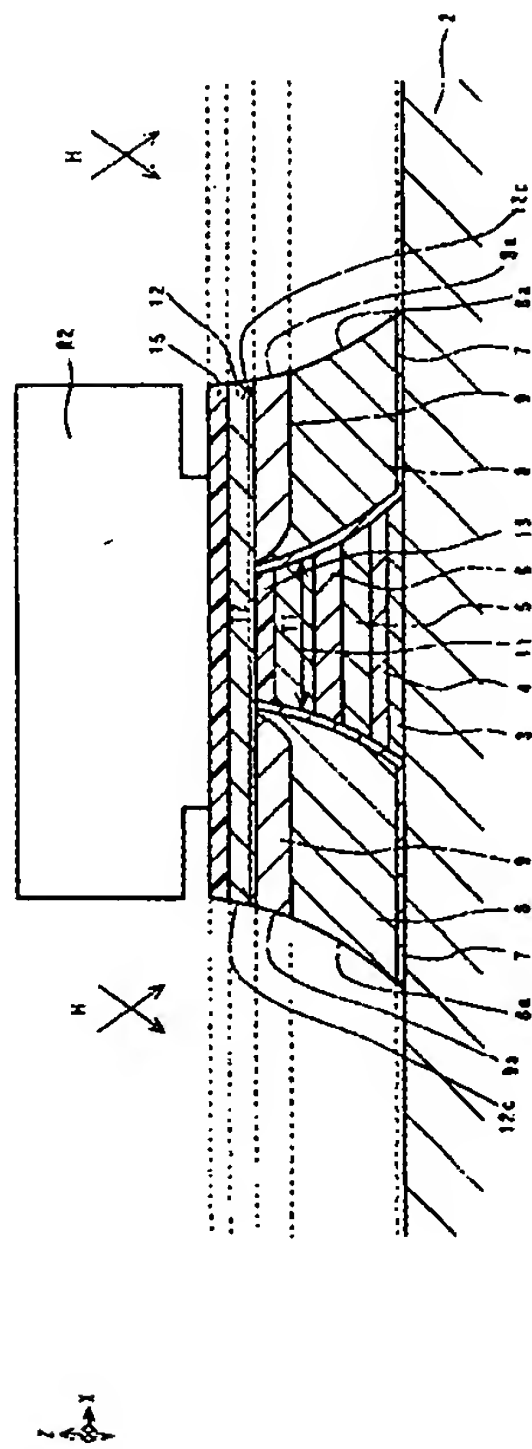
【図 5】



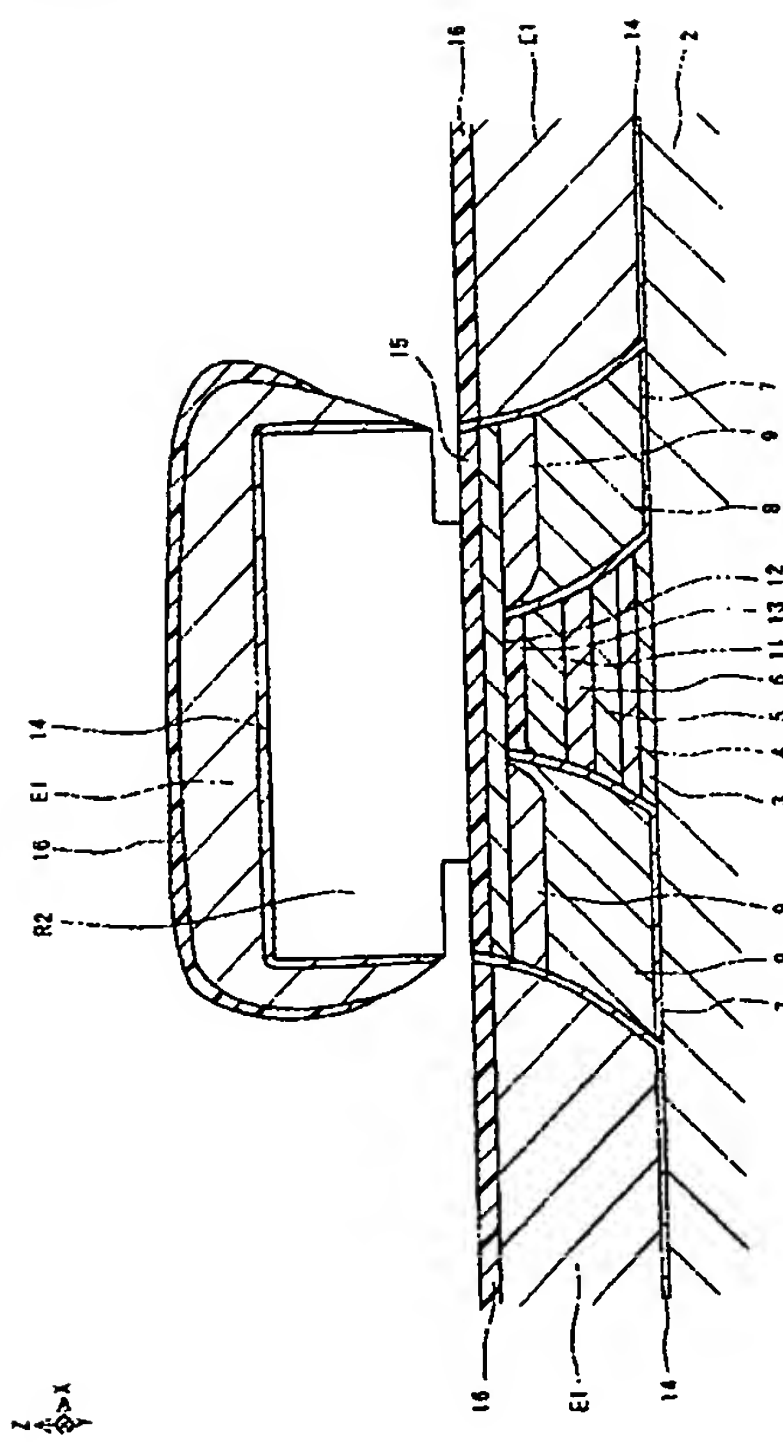
【図 6】



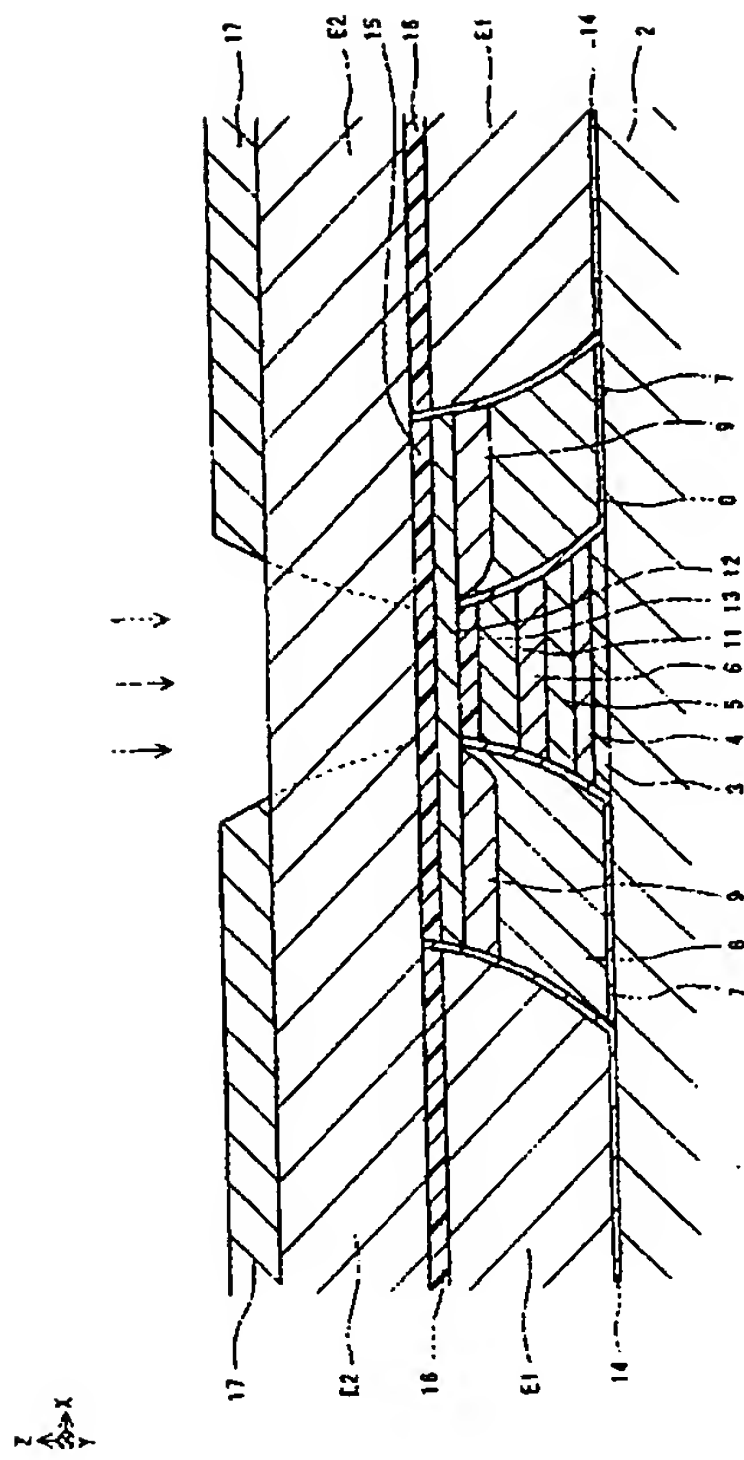
【図 7】



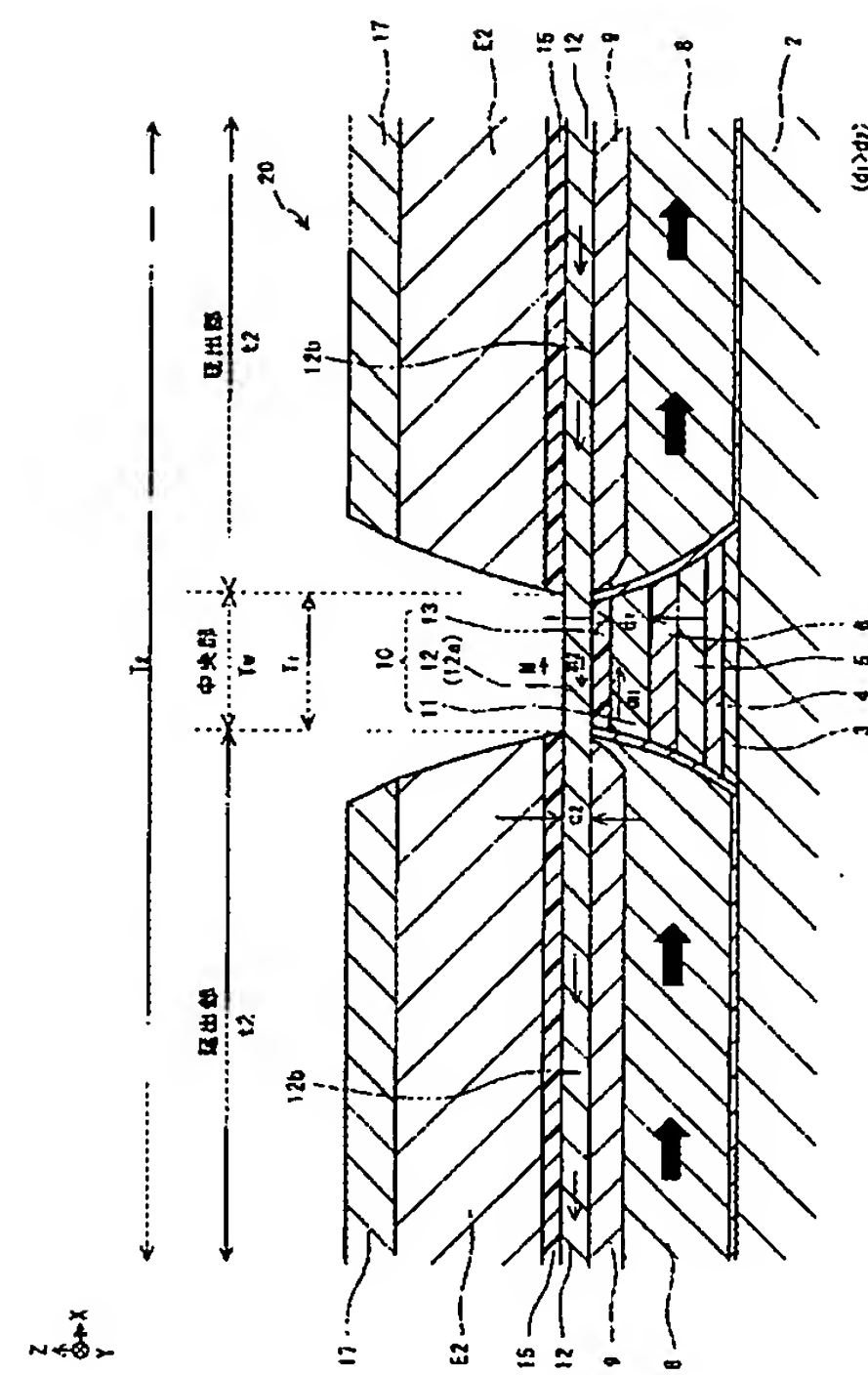
【図 8】



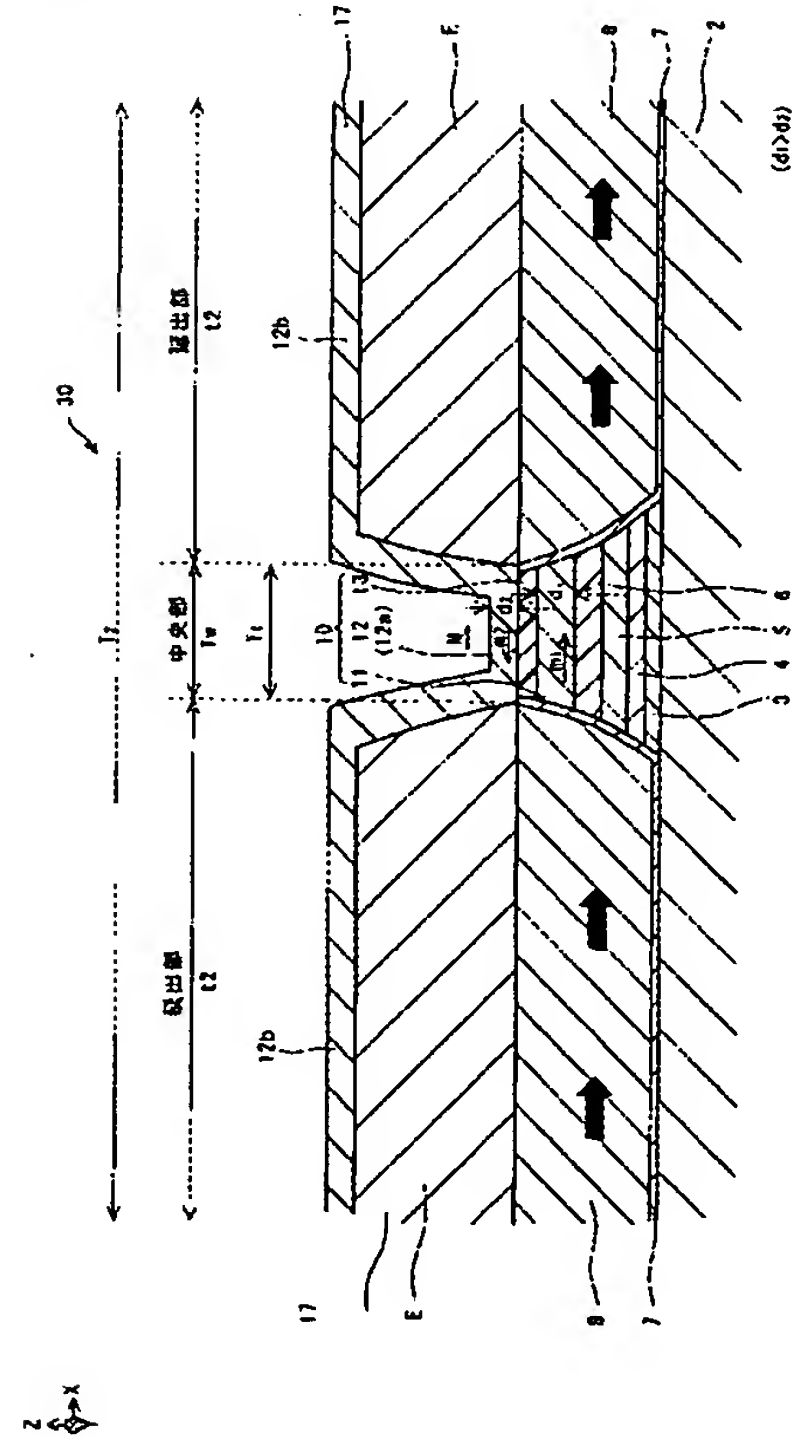
【図 9】



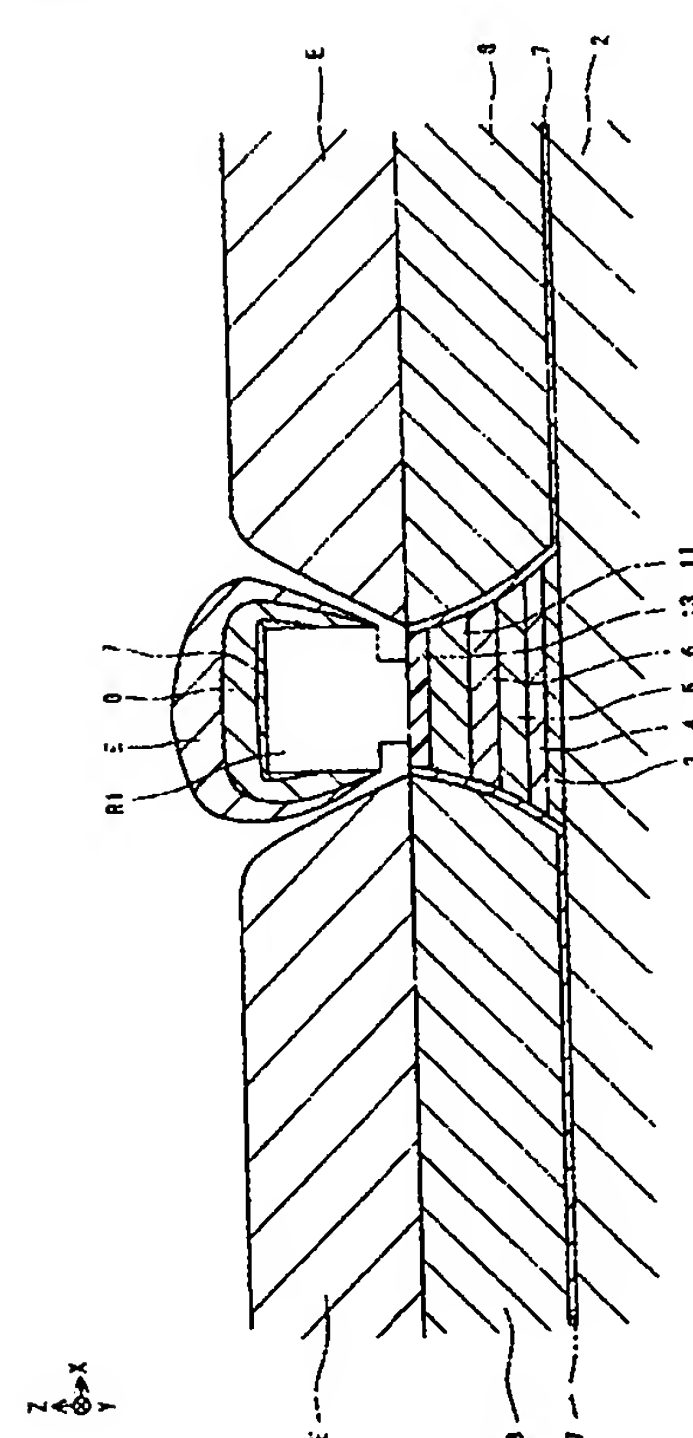
【図 10】



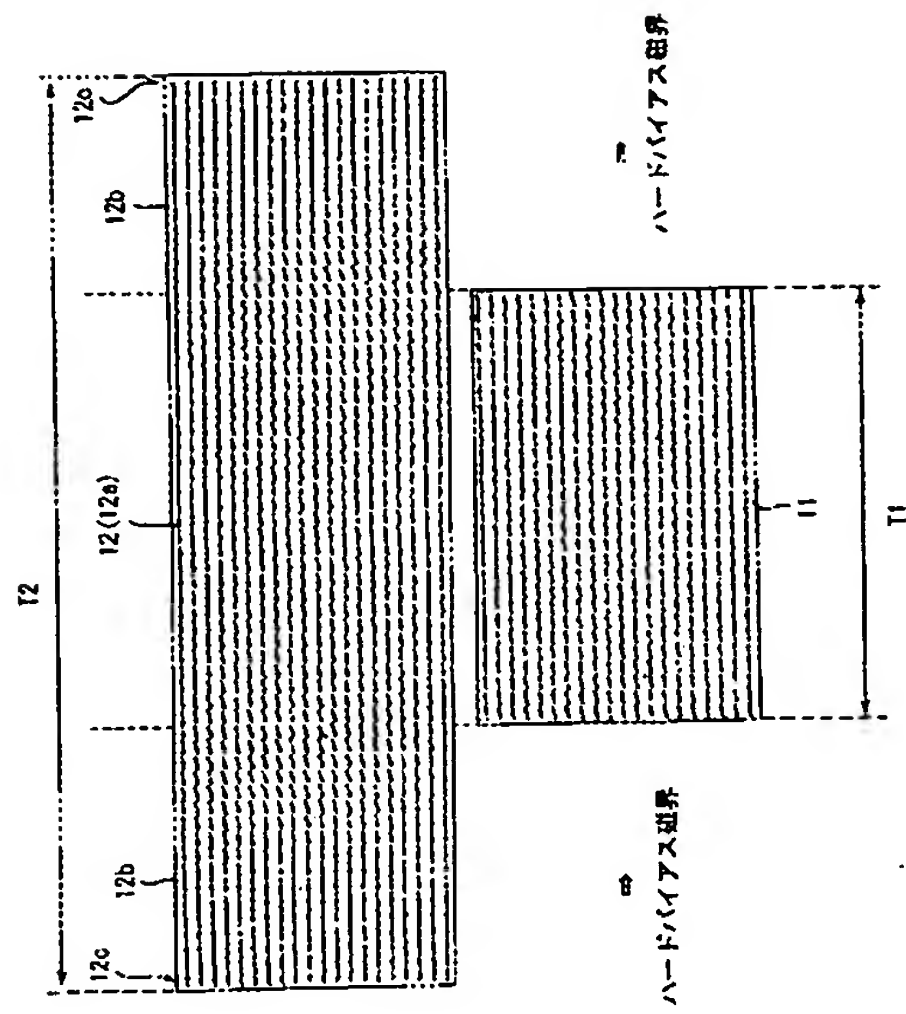
【図 11】



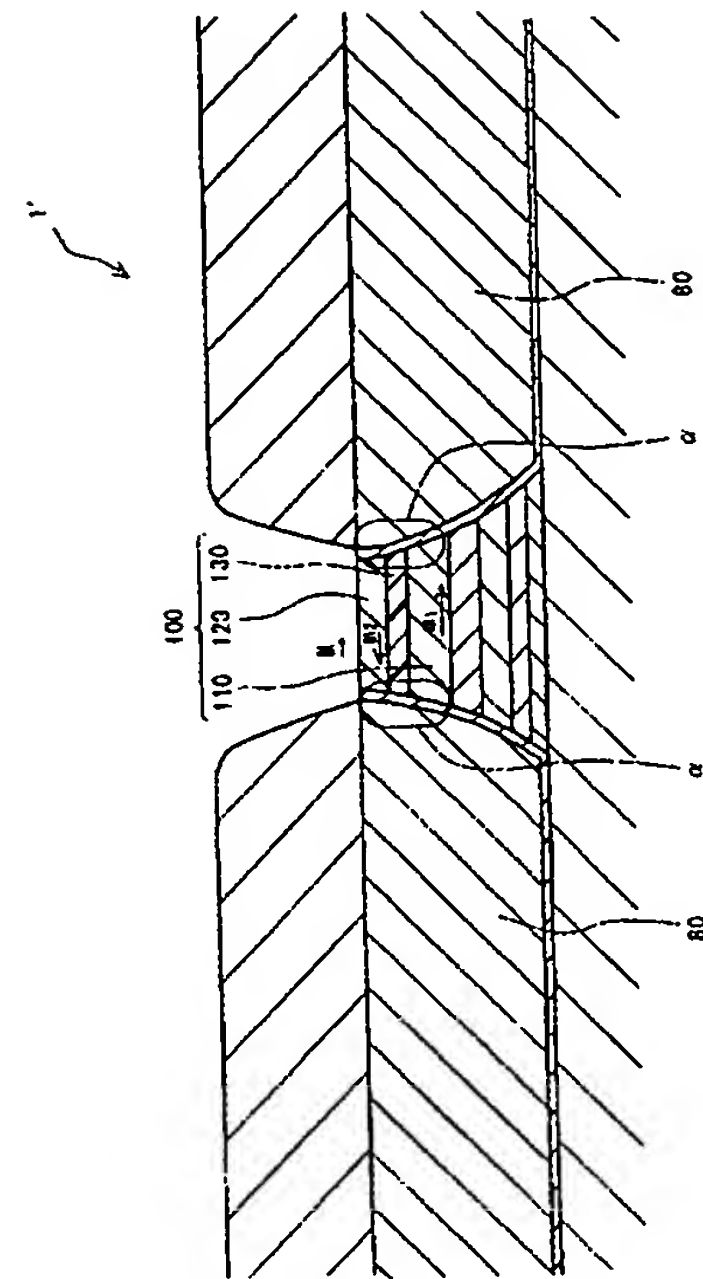
【図 12】



【図 13】



【図 14】



【図 15】

